

筑波大学大学院博士課程

システム情報工学研究科修士論文

モジュール式パルス遅延回路に基づく
インタラクティブブロックシステム

齋藤 圭汰

修士（工学）

（コンピュータサイエンス専攻）

指導教員 志築 文太郎

2021年3月

概要

ブロック玩具は、夢を形にするための道具である。ブロックによって具現化した夢を 3D データとして共有し、3D プリンタを用いて手元に出力できたとしたら、世界中の子供たちがそれを用いて遊ぶことができるだろう。これまでに、ブロックを組み合わせて作製された構造物を識別するシステムが開発されてきた。このシステムを用いて識別した構造物をデータ化することにより、その構造物を世界中の人たちと共有できると考えられる。さらに、3D プリンタを用いて複製できると考えられる。一方、これまで開発されてきたシステムには、ブロックのコストまたは識別精度の問題により、大規模な構造を表現可能なシステムを構築することが難しいという問題があった。本研究において、この問題を解決するために、2 種類の識別回路（パッシブパルス遅延回路およびアクティブパルス遅延回路）を開発した。2 種類の識別回路を用いたシステムの設計、実装および性能評価を行い、パッシブパルス遅延回路を用いたシステムにおいて 6 段 2 種類、アクティブパルス遅延回路を用いたシステムにおいて 30 段 8 種類のブロックを識別できることを示した。

目次

第1章	序論	1
1.1	ブロック玩具の効果	1
1.2	インタフェースとしてのブロックの特徴	2
1.3	インタラクティブブロックシステムの開発における問題点	3
1.4	本研究の目的およびアプローチ	4
1.5	本研究における用語の定義	4
1.6	本研究の貢献	4
1.7	本論文の構成	4
第2章	関連研究	5
2.1	電子回路を用いた識別システム	5
2.2	カメラを用いた識別システム	6
2.3	電磁気的特性を用いた識別システム	7
2.4	電子回路を内蔵したブロックの製品	8
2.5	各システムおよび本研究の位置付け	9
第3章	パッシブパルス遅延回路に基づくブロック構造の識別原理	10
3.1	Time Domain Reflectometry に基づくブロック構造の識別原理	10
3.2	LC 回路に基づくパルス遅延回路	12
3.2.1	パッシブパルス遅延回路の設計	12
3.2.2	ブロック 2 の設計	14
第4章	パッシブパルス遅延回路に基づくインタラクティブブロックシステムの実装	18
4.1	ブロック	18
4.2	TDR 測定ハードウェア	18
4.3	ソフトウェア	22
4.4	複数列のブロックの識別	22
4.4.1	マルチプレクサ介した反射波の測定	23
4.4.2	機械式リレーを使用したスイッチング	23
第5章	パッシブパルス遅延回路に基づくシステムの性能評価実験	27
5.1	実験 1：2 種類のブロックの識別	27

5.1.1	実験方法	27
5.1.2	実験結果	27
5.1.3	考察	29
5.2	実験 2：3 種類以上のブロックの識別	30
5.2.1	キャパシタンスを変化させた際の種類識別精度	30
5.2.2	インダクタンスを変化させた際の識別精度	31
5.2.3	シミュレーション	31
5.2.4	考察	33
第 6 章	アクティブパルス遅延回路に基づくブロック構造の識別原理	34
6.1	アクティブパルス遅延回路の検討	34
6.2	アクティブパルス遅延回路の動作原理	36
6.3	抵抗を用いた種類識別	36
6.4	センサ付きブロック用識別回路	38
第 7 章	アクティブパルス遅延回路に基づくインタラクティブブロックシステムの実装	40
7.1	ブロック	40
7.1.1	色付きブロック	40
7.1.2	センサ付きブロック	42
7.2	パルス測定ハードウェア	42
7.3	アプリケーション	45
7.3.1	3D モデリングアプリケーション	45
7.3.2	センサ付きブロックのアプリケーション	46
	パスワード入力	46
	ピアノ	46
	タートルグラフィックス	48
	タッチパネル	48
第 8 章	アクティブパルス遅延回路に基づくシステムの性能評価実験	49
8.1	実験 1：識別可能な種類数の計測	49
8.2	実験 2：段数に対する電圧の減衰の測定	49
8.3	結果の考察	50
第 9 章	議論	52
9.1	既存システムおよび本研究におけるシステムの比較	52
9.2	マイクロコントローラとアクティブパルス遅延回路の組み合わせによる識別回路	53
9.3	ブロックの実装	53
9.3.1	種類数	53
9.3.2	ブロックの形状	54
9.3.3	電極	54

9.3.4	パルスの遅延時間	55
9.4	測定ハードウェアの実装	55
9.5	インタラクティブブロックシステム以外の装置への応用	55
9.6	ブロック構造物の共有および複製	57
第 10 章	まとめ	59
	謝辞	60
	参考文献	61
	著者論文リスト	68
付 録 A	アクティブパルス遅延回路を内蔵する筐体の設計図	70
A.1	アクティブパルス遅延回路を内蔵する筐体上部	71
A.2	アクティブパルス遅延回路を内蔵する筐体下部	72
付 録 B	測定ハードウェアを内蔵する筐体の設計図	73
B.1	測定ハードウェアを内蔵する筐体上部	74
B.2	測定ハードウェアを内蔵する筐体下部	75

目次

1.1	ブロックの組み立て，データ化，共有，複製の流れ．	1
1.2	インタフェースとしてのブロックを用いたゲーム．	2
1.3	本研究の位置付け．	3
3.1	反射の原理．	10
3.2	パッシブパルス遅延回路．左）1つのブロックによって形成される遅延回路，中央）複数段のブロックによって形成される遅延回路，右）2種類のブロックによって形成される遅延回路．	11
3.3	設計したパルス遅延回路の群遅延特性．	13
3.4	設計したパルス遅延回路にパルス（青）を入力した際に観測される波形（黒）．	13
3.5	$L/C = \text{一定}$ の場合の LC 遅延回路のシミュレータ．	15
3.6	$L \times C = \text{一定}$ の場合の反射波の周波数特性．	15
3.7	$L/C = \text{一定}$ の場合の反射波の周波数特性．	16
3.8	$L = \text{一定}$ の場合の反射波の周波数特性．	16
3.9	ブロック 1 および 2 を上から “212121” の順に積み，2 のキャパシタンスを変化させた際の反射波． C_0 はブロック 2 のキャパシタンスを表す．	17
4.1	ブロックの構成．a) 回路を内蔵する箱，b) ふた，c) 内蔵する回路，d) 内蔵する回路の側面，e) 組み立てたブロック，f) 色分けしたブロック，g) 積み重ねたブロック．	19
4.2	2 段目を 180 度反転させた遅延回路．	19
4.3	電極数を減らしたブロックの構成．	20
4.4	TDR 測定ハードウェア．a) 全体，b) ブロック接続用台座，c) 台座にブロックを接続した様子．	20
4.5	電極数を減らしたブロック用の TDR 測定ハードウェア．a) 全体，b) ブロック接続用台座，c) 台座にブロックを接続した様子．	21
4.6	作製したソフトウェア．左）2 種類のブロックを上から “1221” の順に積んだ際の波形データ取得，学習および識別ウィンドウ，右）3D モデル描画ウィンドウ．	21
4.7	マルチプレクサを介した反射波測定の器材構成．	23
4.8	反射波形．上）マルチプレクサを介した場合，下）マルチプレクサを介さない場合．	24
4.9	機械式リレーを用いた複数列のブロックの識別．	25

5.1	ブレッドボード上に作製した”112111”に対応するブロック構造が構成するパッシブパルス遅延回路.	28
5.2	5 段, 6 段の各構造の誤識別率	28
5.3	1 段, 3 段, 6 段において測定された電圧波形.	29
5.4	4 種類 ($0.1\mu\text{F}$, $0.2\mu\text{F}$, $0.3\mu\text{F}$, $0.4\mu\text{F}$) のブロックによる 0–3 段の各構造の誤識別率.	30
5.5	群遅延特性. 青) $L = 220\mu\text{H}$, $C = 0.1\mu\text{F}$, 赤) $L = 100\mu\text{H}$, $C = 0.1\mu\text{F}$	31
5.6	$L = 100\mu\text{H}$ とした際の 4 種類 ($0.1\mu\text{F}$, $0.2\mu\text{F}$, $0.3\mu\text{F}$, $0.4\mu\text{F}$) のブロックによる 0–3 段の各構造の誤識別率.	32
5.7	$C = 0.1, 1, 10\mu\text{F}$ とした際の 2 段のブロックの反射波形.	32
5.8	$C = 0.1, 0.01, 0.001\mu\text{F}$ とした際の 2 段のブロックの反射波形.	33
6.1	検討したアクティブパルス遅延回路の候補.	35
6.2	複数接続されたアクティブパルス遅延回路およびパルスの印加に対する出力パルスの時間変化. なお, シュミットトリガインバータに接続される V_{CC} および GND 端子は省略している.	37
6.3	センサ付きブロック用識別回路. なお, シュミットトリガインバータに接続される V_{CC} および GND 端子は省略している.	39
7.1	アクティブパルス遅延回路に基づくインタラクティブブロックシステムの構成.	41
7.2	作製したブロック. 左) 上面, 右) 底面.	41
7.3	ブロックに内蔵する部品.	41
7.4	作製した 2 種類の PCB 基板.	41
7.5	作製したセンサ付きブロック. 上) ダイアル付きブロック, 下) スイッチ付きブロック.	42
7.6	パルス測定ハードウェア.	43
7.7	測定電圧. 上) 1 段のブロックの測定電圧, 中央) 同一種類のブロックを 2 段積み重ねた際の測定電圧, 下) 1 段目 2 段目は同一種類, 3 段目 4 段目は異なる種類のブロックを積み重ねた際の測定電圧.	44
7.8	3D モデリングアプリケーションを用いて作製した作品. 左) キリン, 中央) 花, 右) タワー. キリンおよび花において黒色のブロックを透明なブロックとして扱った.	45
7.9	ダイアルブロックを用いたパスワード入力アプリケーション.	46
7.10	スイッチ付きブロックを用いたピアノアプリケーション.	47
7.11	タートルグラフィックスアプリケーション.	47
7.12	好きな形状にできるタッチパネル.	48
8.1	100 種類 ($n = 0\text{--}99$) のブロックを 1 段積んだ際に測定される電圧.	50
8.2	20 段積んだブロックの各位置において測定される電圧.	51

9.1	自由に長さが変わえられるロボットアーム.	56
9.2	積み重ね順を識別可能な収納ケース.	56
9.3	識別回路および電極を取り付けおよび取り外し自由な積み重ね順を識別可能な 収納ケース.	57

表 目 次

5.1	2 種類のブロックを用いた 0–N 段目までの波形の識別精度.	29
5.2	4 種類のブロックを用いた 0–N 段目までの波形の識別精度.	30
5.3	$L = 100\,\mu\text{H}$ とした 4 種類のブロックを用いた 0–N 段目までの波形の識別精度.	31
9.1	既存システム（マイクロコントローラを内蔵するシステム）および本研究における 2 つの識別システムの比較.	52

第1章 序論

ブロック玩具は、夢を形にするための道具である。子供たちが想像した、お城に住みたい、パイロットになりたい、恐竜に乗りたいといった夢は、ブロックを組み合わせた形として表現される。ブロックによって具現化した夢を、3D データとして広く世界に共有できたなら、3D プリントによって世界中の子供たちの手元に届けることができるだろう。そして、世界中の子供たちは、夢を共有しながら遊ぶことができるだろう。

本研究において、ブロックを組み合わせて作製された構造（以降、ブロック構造）を識別するシステム（インタラクティブブロックシステム）を開発した。本システムを用いて、識別したブロック構造をデータ化することにより、世界中の人たちとそのデータを共有できると考えられる。さらに、3D プリンタを用いて、実際に使用できる形に複製できると考えられる（図 1.1）。また、本システムは、色に対応させた各ブロックの種類を識別できるため、色付きのブロック構造を表現することができる。

本章において、はじめにブロック玩具の効果を述べる。次に、インタフェースとしてのブロックの特性を述べる。続いて、インタラクティブブロックシステムの開発における問題点を述べる。また、本研究の目的およびアプローチを述べる。最後に、本研究における用語の定義、貢献、および本論文の構成を述べる。

1.1 ブロック玩具の効果

ブロック玩具は Friedrich Fröbel が 19 世紀に開発した Spielgabe と呼ばれる木製の玩具を起源とする。世界初の幼児教育施設に設置するために、Spielgabe は教育的意図を込めて作られたものである [宮田 13]。現在のブロック玩具にもその意図は受け継がれ、子供の思考力、想像力、創造力、認知力などを鍛える玩具として期待されている [Gau14]。ブロック玩具を使用

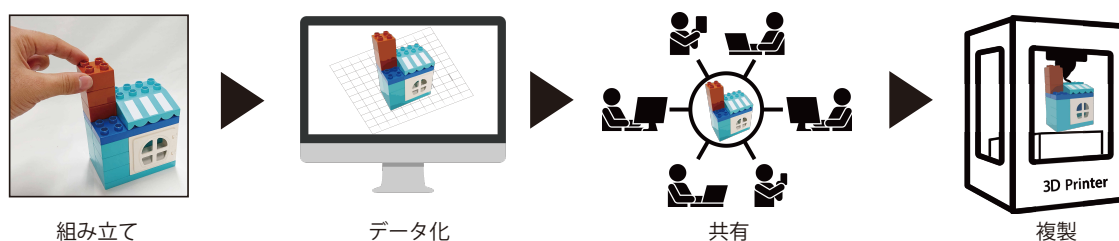


図 1.1: ブロックの組み立て、データ化、共有、複製の流れ。

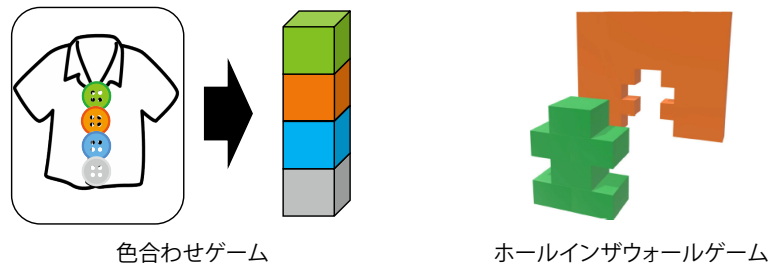


図 1.2: インタフェースとしてのブロックを用いたゲーム.

することにより，上記のような効果を期待する理由として，幼児が物理的な形状に触れることにより，触覚を刺激され，外界への理解を深められることが挙げられる．さらに，子供向け玩具としてだけではなく，アート作品を作るためのツール [The20d]，イメージを共有するツール [The20c, The20e] としても使用されている．ブロック玩具が物理的な形状を持つことには，情報の探索を早め，認知的負荷を軽減させる効果も期待できる．これは，画像または映像などのグラフィカルなツールに対する利点である [Suz20]．さらに，ブロック玩具は，アイデアを発散させ，独創的なアイデアを生むためのツールとして有効であることが示されている [BLCCCL20]．これらのことから，ブロック玩具は，我々の思考力をサポートし，アイデアの表現に役立つツールになりうると考えられる．

また，ブロック玩具を用いて作製された作品は，組み立て方の共有により，同一のブロック玩具を用いた複製が可能となる．そのため，作品を共有するためのツールとしても有効であると考えられる．一方，大規模な作品において，組み立て方を記録することは，多くの労力を必要とする．ブロック玩具を用いて作り出された構造を自動的に読み取り，データ化することができれば，組み立て方の共有が簡単になると考えられる．

1.2 インタフェースとしてのブロックの特徴

インタフェースとしてのブロックは，そのブロックの位置，形状およびブロックに対するユーザの操作などが，コンピュータ内の情報および操作と結びつけられることによって機能する．Fitzmaurice らの Bricks [FIB95] において，実世界の物体（ブロック）を用いて仮想の物体の操作を行う Graspable User Interfaces が提案された．ブロックを家具に見立てた間取り図作成ツール，ブロックを制御点としたスプライン曲線描画ツールなどがアプリケーション例として挙げられている．その後，Ishii および Ullmer [IU97, UI00] によって，Graspable User Interfaces を包含する概念として Tangible User Interface (TUI) が提案された．TUI では，実世界の物体に対する握る，動かす，触れる等の操作をコンピュータへの入力操作に用いる．キーボードおよびマウスなども物理的な形を持つインタフェースであるが，TUI はこれらのインタフェースと異なり，インタフェースの状態に意味を持つ．例えば，TUI において，建物のモデリングアプリケーションには，建物の模型がインタフェースとして使用される．模型の形状，位置および方向などの状態は，仮想空間におけるモデルの状態を表現している．一方，

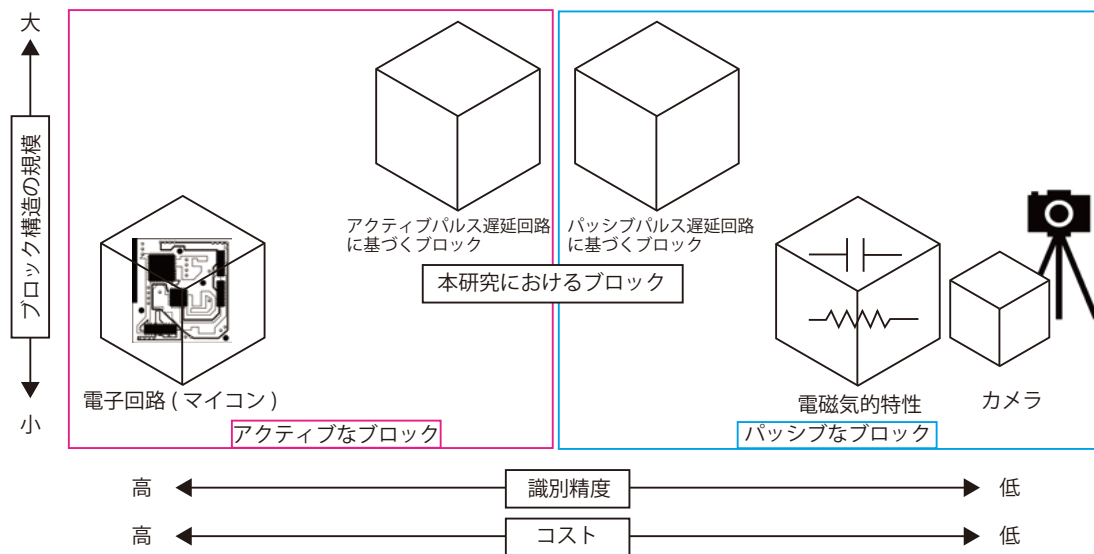


図 1.3: 本研究の位置付け。

マウスの物理的な形状および位置などの状態は、仮想空間における意味を持たない。さらに、複数のユーザに対して、ユーザ数と同じ個数を必要とするキーボードおよびマウスなどのインタフェースと異なり、TUIは複数のユーザが一つのインタフェースを用いて入力を行えるという特徴を持つ。インタフェースとしてのブロックもTUIとしての特徴を持つ。

また、インタフェースとしてのブロックは、モデリングアプリケーションだけではなく、お題に合わせてブロックを並べる順番を競う色合わせゲーム、および壁に空いた穴の形にブロックを組み合わせるホールインザウォールゲームなどの子供向けゲーム用のインタフェース（図 1.2）としても使用できると考えられる。

1.3 インタラクティブブロックシステムの開発における問題点

インタラクティブブロックシステムの開発における最も大きな問題は、大規模なブロック構造を表現できるシステムの構築が難しいことである（図 1.3）。一般的なブロック玩具の場合、電気信号、音または光などを出力するようなアクティブなブロックほど表現できることは多いが、ブロックのコストが高く、大量のブロックを使用することが難しい。一方、出力を行わないパッシブなブロックほど出力の表現が少ないが、ブロックのコストが低く、ブロックの数を増やすことが簡単であると考えられる。しかし、ブロック構造を識別可能なシステムであり、特にブロックに種類があるものにおいては、パッシブなブロックほど識別精度が悪くなり、大量のブロックを識別できなくなる。そのため、パッシブなブロックもアクティブなブロックも数を増やすことが難しく、表現可能なブロック構造の規模が小さくなってしまう（図 1.3）。

1.4 本研究の目的およびアプローチ

本研究は、上記の問題を改善することを目的とする。本研究において、そのための、2つのアプローチを検討した（図 1.3）。第一のアプローチは、パッシブなブロックに対して、識別精度の高いと考えられる識別手法を用いることにより、大量のブロックを識別できるようにすることである。第二のアプローチは、アクティブなブロックに用いる回路を単純化し、コストを抑えることにより、大量のブロックを使用できるようにすることである。これらのアプローチに基づき、2種類の識別回路（モジュール式パルス遅延回路）を設計し、識別回路を内蔵したブロックシステムを開発した。さらに、その識別精度を調査した。

1.5 本研究における用語の定義

本研究におけるモジュール式とは、単一モジュール（つまり、ひとつのブロック）の状態においても動作し、モジュールを複数個接続した状態においても動作する方式を指す。また、本研究におけるアクティブとは、電気信号、音、光を出力すること、および移動するための駆動装置を持つことを指し、パッシブとはそれらを出力しないこと、および駆動装置を持たないことを指す。さらに、本研究におけるブロック構造とは、ブロックを組み合わせて作製された構造を表す。また色や形などの種類が異なるブロックを使用する場合は、種類を含んだ構造を表す。

1.6 本研究の貢献

本研究の貢献を以下に列挙する。

- 安価にて作製可能な2種類の識別回路の設計。
- 2種類の識別回路を用いた2つのインタラクティブブロックシステムの実装。
- センサを用いたシステムの拡張。
- 2種類の識別回路を用いたシステムそれぞれの性能評価。

1.7 本論文の構成

本論文の構成を述べる。第1章において、本論文の序論を述べる。第2章において、関連研究と本研究の位置付けを述べる。第3章から第5章において、パッシブパルス遅延回路に基づくインタラクティブブロックシステムを述べる。第6章から第8章において、アクティブパルス遅延回路に基づくインタラクティブブロックシステムを述べる。第9章において、本研究に関する議論を述べる。第10章において、本研究のまとめを述べる。

第2章 関連研究

これまでに、ブロックを用いたインタラクティブシステムの研究が多数なされてきた。それぞれのシステムの特徴を述べる。また、電子回路を内蔵したブロックの製品を述べる。最後に、本研究における手法の位置付けを述べる。

2.1 電子回路を用いた識別システム

ブロックに内蔵したマイクロコントローラ、距離センサ、およびジャイロセンサ等の電子回路を用いて、各ブロックの角度またはブロック同士の接続状態を識別することにより、ブロック構造識別を行うシステムが提案されてきた。

Gorbet ら [GOI98] は正三角形の板に内蔵したマイクロコントローラを用いて板の接続状態を識別することにより、板を組み合わせてできる構造物の形状を識別するシステムを開発した。Anderson ら [AFM⁺99] は直方体のブロックにマイクロコントローラを内蔵し、また、マイクロコントローラ同士を通信させることにより、ブロック構造を識別するシステムを開発した。Son ら [SJC19] は、ZigBee を内蔵したブロックを用いて、無線にて動作するブロックシステムを開発した。

Gorbet らおよび Anderson らのシステムは情報通信および電源供給のために、Son らのシステムは、ブロック同士の接続の識別のために、コネクタを介した接続が必要であるが、コネクタのないブロックを用いた自由な積み重ねを識別可能なブロックが開発されている。Ando ら [AIH⁺14] は、ブロックの各面にマトリクス上に敷き詰めた赤外線 LED およびフォトトランジスタを用いることにより、積み木のように任意の位置および角度にて積み重ねたブロック構造を識別するシステムを開発した。Hosoi ら [HTA⁺14] は、加速度センサおよびジャイロセンサを内蔵したブロックの位置および角度を識別するシステムを開発した。これらのシステムは、複雑な積み重ね構造を識別できる一方、能動素子を動作させるためのバッテリーをブロックに内蔵する。そのため、バッテリー交換作業を必要とする。また、ブロックの積み重ね構造識別ではなく、ユーザのブロックに対する振る舞い、またはブロックのある環境をセンシングするために、E-Block [WZC13], The Soul of ActiveCube [WIA⁺04] において、スイッチおよび光センサなどを持つブロックが提案されている。

さらに、ブロックの形状を変形させることができるブロックシステムが開発されている。Glauser ら [GMP⁺16] および Wang ら [WLL⁺18] は、センサおよび変形できるパーツを持つブロックを用いて、曲げることが可能なブロックシステムを開発した。これらのシステムは、3D アニメーションの作製を補助する目的において開発され、ブロックを曲げるにより対

応する 3D モデルの関節を曲げることができる。Leen ら [LRL17] は、3D モデルのラピッドプロトタイピングを目的とした、長さの変えられる棒を用いたモデリングシステムを開発した。棒には自身の長さを測定するためのセンサが内蔵されているため、製作物の大きさを正確にモデルに反映できる。

ブロック構造の識別に使用されるマイクロコントローラは、LED およびスピーカを制御できる。その機能を活かした出力機能を持つブロックが開発されている。The Soul of Active-Cube [WIA⁺04] はブロック構造識別だけではなく、LED ディスプレイおよび光るブロックなどの出力を行うことのできるシステムである。The i-Cube [GKF⁺12] において、LED およびスピーカを内蔵したブロックを用いた楽曲作成支援およびスペル学習アプリケーションが提案されている。Be Active! [RSK⁺20] は、視覚障害のある生徒の運動促進のためのゲームを作成し、プレイするためのブロックを用いたデザインツールキットである。各ブロックは、スピーカを内蔵し、ブロック同士の組み合わせによって異なる音を鳴らすことができる。Foxels [PPL⁺20] は、スピーカ、照明、ディスプレイなどの機能を持つ大きなブロックを用いた、モジュール式のスマート家具である。LED BLOCK [コー 20] は、フルカラー LED を内蔵したブロックを組み合わせるにより、任意形状のディスプレイを作製できるシステムである。M-blocks [RGR13] は、回転する機構を持つ磁石をブロックに内蔵し、それを用いてブロック同士の接続面を変えることにより、3次元のブロック構造の出力ができる。また、Topobo [RPI04] は、動く関節を持つブロックを用いるシステムである。Topobo は各関節に対する変形動作を覚えることができ、それを繰り返すことができる。これにより、歩くロボットなどを作製できる。

上記のシステムは、ブロックにバッテリーまたは電気を供給するための配線が必要であった。その問題を解決するために RFID タグを用いた識別システムが開発されている。Hsieh ら [HLH⁺18] はブロックに複数取り付けられた RFID タグを、積み重ねによって動作させることにより、動作するタグの ID から積まれたブロックの種類および位置を識別するシステムを開発した。また、InstructiBlocks [BFBH17] は、NFC タグを内蔵したブロックを用いて、ブロックの組み立てを支援する。InstructiBlocks において、積み重ね構造の識別はできない。Project Zanzibar [VCS⁺18] において、NFC 通信における信号強度および静電容量のセンシングが可能なマットが開発された。このマットに対するユーザのタッチとホバージェスチャ、NFC タグを取り付けた有形オブジェクトのトラッキングを行うことができる。Sabuncuoglu [Sab20] は、NFC タグを内蔵したブロックに対して、スマートフォンをかざすことにより、音楽の打ち込みができるシステムを開発した。これらのシステムではバッテリーが不要な一方、タグを読み取れる距離に制限があるため、識別可能なブロックの積み重ね段数に制限がある。

2.2 カメラを用いた識別システム

カメラを用いたブロック構造識別システムが開発されている。Miller ら [MWC⁺12] および Gupta ら [GFCC12] は深度カメラを用いて LEGO Duplo を用いて作製したブロック構造を識別するシステムを開発した。また、Walther ら [WBA16] はコネクタのない直方体ブロックを識別するシステムを開発した。さらに、アプリケーションを用いて、ブロックの辺を滑らかに

つなぎ合わせることで、傾斜を表現することが可能である。これらのシステムのメリットとして、各ブロックの色および形状を識別可能であること、ブロックへの細工が必要ないことが挙げられる。一方、ブロック自体によるオクルージョンによって、カメラに映らない位置にあるブロックを識別できない。

カメラは、ブロックの直接的な位置だけではなく、ブロックに取り付けられたマーカを識別することも可能である。Baudisch ら [BBR10] はグラスファイバおよびマーカによって構成されたブロックを用いたシステムを開発した。このシステムは、カメラを用いて撮影したブロック底面のマーカの見え方の違いから、ブロック構造を識別する。また、“Silhouette-Box” [HTNK07] において、AR マーカを用いて、ブロックの面を認識することにより、ブロックの向きに応じた 3D モデルを表示するシステムが開発された。

カメラを用いる利点として、ブロックの接続位置が固定されないという点がある。そのため、カメラは、自走するブロックのトラッキングに用いられている。Zooids [LGKP⁺16], Reactive [SKGY18] は自走する複数のブロックを用いて、それらのブロックが構成する形状によって出力を行うインタフェースである。このようなインタフェースは Swarm User Interface と呼ばれる。Zooids および Reactive におけるブロックが出力できるのは 2 次元形状である。Zhao ら [ZKW⁺17] はスロープを用いることにより、ブロックを積み重ねることを可能とし、さらに高さの異なるブロックを用いることにより、3 次元形状を表現可能にした。HERMITS [NLT⁺20] は自走するブロックに動く機構を持つ殻を取り付けることにより、2 次元形状だけでなく、回転、上下移動などの出力、およびスライダ、ダイヤル、ジョイスティックなどによる入力を可能とした。

上記のシステムは、ブロックが動的な機構を持ち、ブロック自体が移動または変形することによって出力を行うシステムである。一方、動的な機構を持たないパッシブなブロックを外部装置を用いて移動させることにより出力を行うシステムが提案されている。これらのシステムにおいても、カメラがトラッキングに用いられている。Kinetic Blocks [SWL⁺15] は、ピンアレイを用いてブロックを移動させることにより 3 次元的な出力を行う。Dynablock [SYL⁺18] も同様にピンアレイを用いるが、直方体状に積まれた大量のブロックに対し、下からピンアレイを用いて押し出すことにより、3 次元形状を出力する。

2.3 電磁気的特性を用いた識別システム

抵抗、静電容量または磁気などの電磁気的特性を持つブロックを用いて作製された構造を識別するシステムが開発されてきた。Cubecube [Bry14] では抵抗を内蔵するブロックを積み重ねた際の抵抗値を測定することにより、ブロック構造を識別する。吉田ら [吉田 17] は、静電容量を持つブロックの段数を、静電容量測定により識別するシステムを開発した。Chan ら [CMRB12] は静電容量式タッチパネル上のブロック構造物を識別するシステムを開発した。このシステムでは、ユーザがブロックに触れることにより、ブロックに内蔵した導体を介してブロック構造に応じたタッチ点がタッチパネル上に生じる。Liang ら [LCT⁺14] は、タブレット端末上に置かれた磁石内蔵ブロックの磁気を、液晶パネルの裏に取り付けた磁気センサア

レイによって測定することにより、組み合わせたブロックの形状を識別するシステムを開発した。ただし、Liang らのシステムにおいて識別可能な形状は 2 次元形状であるため、ブロックの高さ方向への積み重ねは識別できない。Ikegawa ら [IS18] は磁気センサを用いることにより、磁石が内蔵されたブロックの 3 次元構造を識別するシステムを開発した。さらに柳原ら [柳原 20] は、ブロック内の磁石の向きを変えることにより、Ikegawa らのシステムを用いて種類識別を行うことを検討した。これらの研究は、ブロックが浮いている状態および空洞を持つ構造を識別可能な一方、センサによる磁気の測定範囲が限られているため、段数が多くなるほど識別精度が低くなる。また、地磁気の影響を受けるため、使用場所を変えるたびにキャリブレーションが必要となる。これらの電磁気的特性を用いるシステムにおいて、測定器の解像度によって、識別可能な段数および種類数が制限される。また、ブロックの段数および種類は、同一の電磁気的特性に変換される。そのため、種類を増やすことにより、識別可能な段数が減ってしまう。

上記は、ブロックが持つ時間変化のない静的な電磁気的特性を利用する方法であるが、時間変化のある電気的特性を利用する方法として、矩形パルスに対する反射波を測定する方法 (Time Domain Reflectometry, 以降, TDR) がある。TDR は断線および短絡などのケーブルの状態を識別するために開発された技術である。一般に、インピーダンスの不連続点を持つケーブルにパルスを入力した際、パルスの一部は不連続点において反射されて入力側に戻る。TDR は、この反射波の形状および反射波が観測されるまでの時間からケーブルに起きている問題の原因および位置を推定する。ケーブルのインピーダンスは人体の接触によって変化することから、TDR を用いてタッチセンシングが可能である。また、インピーダンスの異なる物体の識別が可能である。Wimmer ら [WB11] は TDR を用いた変形可能なマルチタッチセンサを開発した。また、Duong ら [DKA14] は TDR を用いた任意の 2 次元形状を持つタッチセンサを作製する手法を提案した。さらに、Hughes ら [HPC14] は TDR を用いて、導電布へのタッチセンシングを行った。また、人体だけではなく物体が電極に触れることによりインピーダンスの変化を起こすことを利用することによって、Puentes ら [PSS⁺09] はベルトコンベア上の物体の位置の推定に TDR を用いる方法を提案した。一方、TDR を用いたブロック構造識別はこれまでにない。ブロック構造を時間変化のある電気的特性に変換することにより、測定器の解像度による制限を緩和し、識別可能な段数および種類数を増やせる可能性がある。

2.4 電子回路を内蔵したブロックの製品

電子回路を内蔵したブロックの製品が複数存在する。LEGO MINDSTORMS [The20b], アーテックロボ [株式 20a] および KOOV [株式 20b] は、モータ、スピーカおよびセンサなどを内蔵したブロックを用いて、オリジナルのロボットを作製できる玩具である。さらにプログラムによって、ロボットの動きを制御することができる。LittleBits [KOR20], Grove System [See20] および電子ブロック [電子 20] は電子部品を内蔵したブロックを組み合わせることにより、電子工作ができるシステムである。MESH [ソニ 20] はセンサを内蔵した無線接続が可能なブロッ

ク、およびブロックを制御するためのアプリケーションから構成される、プログラミング教育のための製品である。

2.5 各システムおよび本研究の位置付け

各システムの位置付けを図 1.3 に示す。電子回路を用いた識別システムはアクティブなブロックを使用する。アクティブなブロックは、識別可能なブロックの数、および入出力の種類数は多いが、作製コストが高いという特徴がある。これに対して、電磁気的特性を用いた識別システムは、パッシブなブロックを使用する。パッシブなブロックは、識別可能なブロックの種類および段数、および入出力の種類数は少ないが、作製コストが低いという特徴がある。そのため、既存のアクティブおよびパッシブなブロックを用いた両方のシステムにおいて、作製コスト、または識別可能な種類および段数の問題から大量のブロックを用いる大規模なシステムを構築することが難しい。カメラを用いた識別システムは、アクティブおよびパッシブなブロックの両方に対応した識別システムである。一方、カメラに映らない位置にあるブロックを識別できないため、カメラから映らない場所が多い大規模なブロック構造の識別には向かない。

本研究は、大規模な 3D モデリングを行うためのシステムを実現することを目的としている。このシステムを実現するために、2 種類の識別回路（パッシブパルス遅延回路、アクティブパルス遅延回路）を開発した。パッシブパルス遅延回路は、電磁気的特性を用いた識別システムの識別精度を改善することを目的とした回路である。識別精度の改善方法として、これまでの電磁気的特性を用いた識別システムに用いられていなかった、時間変化を持つ電気的特性を利用した。本研究において、パッシブパルス遅延回路の設計および実装し、性能評価実験を行った。また、アクティブパルス遅延回路は、電子回路を用いた識別システムを単純な回路によって実現することを目的とした回路である。これにより、ブロックのコストを抑え、大規模なモデリングシステムを実現できると考えられる。さらに、アクティブパルス遅延回路は、段数を時間変化、種類を電圧に対応させることにより、識別可能な段数および種類数を増やすことを目的としている。本研究において、アクティブパルス遅延回路についても設計および実装を行い、性能評価実験を行った。

第3章 パッシブパルス遅延回路に基づくブロック構造の識別原理

Time Domain Reflectometry (TDR) [Oli64] の測定を行うことにより、ブロック構造を識別する手法を開発した。本手法において、パルスを遅延させる電磁気的特性を持つ回路を用いることにより、10 MHz 程度のサンプリングレートの測定器を用いた TDR の測定を可能にした。パルスを遅延させる回路は、組み合わせて使用できる必要があるため、モジュール式の回路である必要がある。本研究において、モジュール式かつ遅延特性を持つ回路として、LC 回路に着目した。本章において、ブロック構造識別のための測定方法 (TDR) および LC 回路に基づくパルス遅延回路 (パッシブパルス遅延回路) を述べる。

3.1 Time Domain Reflectometry に基づくブロック構造の識別原理

TDR はケーブルをテストするために開発された手法である。ケーブルにパルス波を入力した際に観測される反射波を測定することにより、断線およびショートなどのケーブルの状態およびその位置を識別する。ケーブル内における反射波の反射係数は以下の式で表される。

$$r = \frac{Z_2 - Z_1}{Z_2 + Z_1} \quad (3.1)$$

図 3.1 におけるある地点 A から見て、入力側のインピーダンスを Z_1 および出力側のインピーダンスを Z_2 としたとき、 $Z_1 \neq Z_2$ の場合に反射が起きる。また、その時の反射波の電圧は入力電圧を V_{in} とすると、 rV_{in} となり、透過波の電圧は $(1 - r)V_{in}$ となる。さらに、透過波は

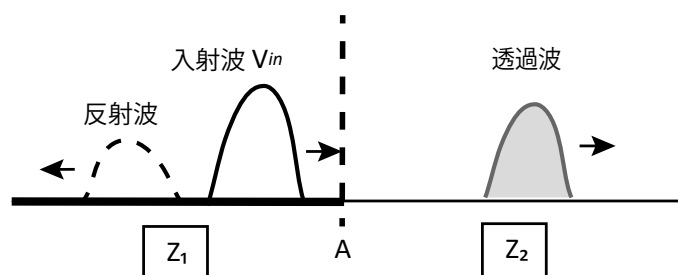


図 3.1: 反射の原理.

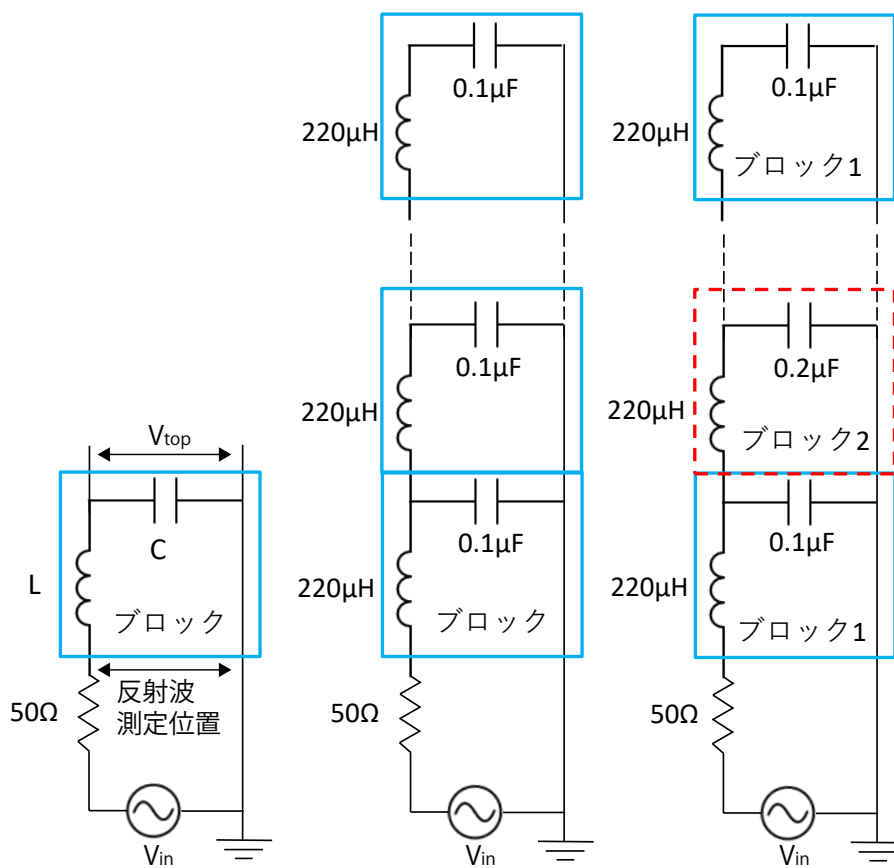


図 3.2: パッシブパルス遅延回路. 左) 1つのブロックによって形成される遅延回路, 中央) 複数段のブロックによって形成される遅延回路, 右) 2種類のブロックによって形成される遅延回路.

別の不連続点において反射する．このことから TDR は複数ヵ所のインピーダンスの不連続点を一度に識別できる．

本研究において，ブロック構造によって異なる反射が起きるような回路を設計した．これにより，測定した回路の反射波を用いて，ブロック構造を識別する．

3.2 LC 回路に基づくパルス遅延回路

導線内の電気の伝搬速度は材質にもよるが，内部導体に銅，誘電体にポリエチレンを用いた同軸ケーブルの場合，約 1.8×10^8 m/s である．そのため，ブロックに内蔵可能な数センチのケーブル長における反射波を測定するためには，GHz 帯のサンプリグレートが必要となる．GHz 帯のサンプリグレートを持つ測定器は大型かつ高価である．この問題を解決するために，インダクタおよびキャパシタから構成されるパッシブパルス遅延回路を設計した（図 3.2）．

3.2.1 パッシブパルス遅延回路の設計

パッシブパルス遅延回路を用いることにより，10 MHz 程度のサンプリグレートの安価な測定器によって反射波の測定が可能となる．1つのブロックにインダクタおよびキャパシタをそれぞれ1つずつ内蔵することとした．このブロックは，積み重ねられることにより，図 3.2 中央の回路を形成する．

また，図 3.2 における V_{top} の位置を開放とすることにより，積まれたブロックの最上部において反射が起きるように設計した．この回路における遅延時間は次のように計算できる．まず，（図 3.2 左）において入力電圧を V_{in} ，最上部における電圧を V_{top} とした時， ω を角周波数とするとその比は次式で表される．

$$\frac{V_{top}}{V_{in}} = \frac{\frac{1}{j\omega C}}{R + j\omega L + \frac{1}{j\omega C}} \quad (3.2)$$

この $\frac{V_{top}}{V_{in}}$ の位相は次になる．

$$\phi(\omega) = \angle \frac{V_{top}}{V_{in}} = \tan^{-1} \frac{-\omega RC}{1 - LC\omega^2} \quad (3.3)$$

また，1 周期時間に対する角度の比である位相遅延を $T_d(\omega)$ とすると，

$$T_d(\omega) = -\frac{\phi(\omega)}{\omega} \quad (3.4)$$

となる．群遅延 $T_{gd}(\omega)$ は位相遅延の微分型になることから，

$$T_{gd}(\omega) = -\frac{d\phi(\omega)}{d\omega} \quad (3.5)$$

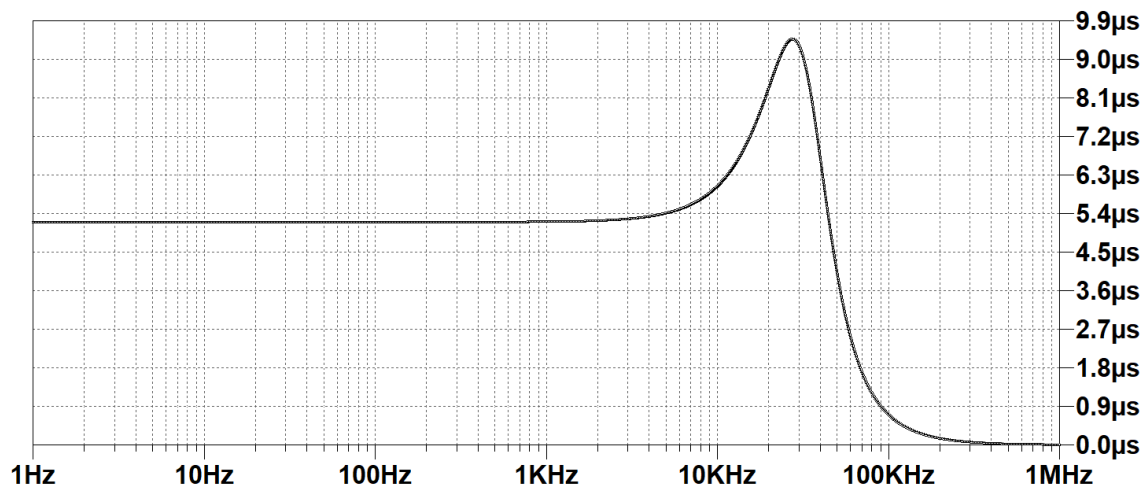


図 3.3: 設計したパルス遅延回路の群遅延特性.

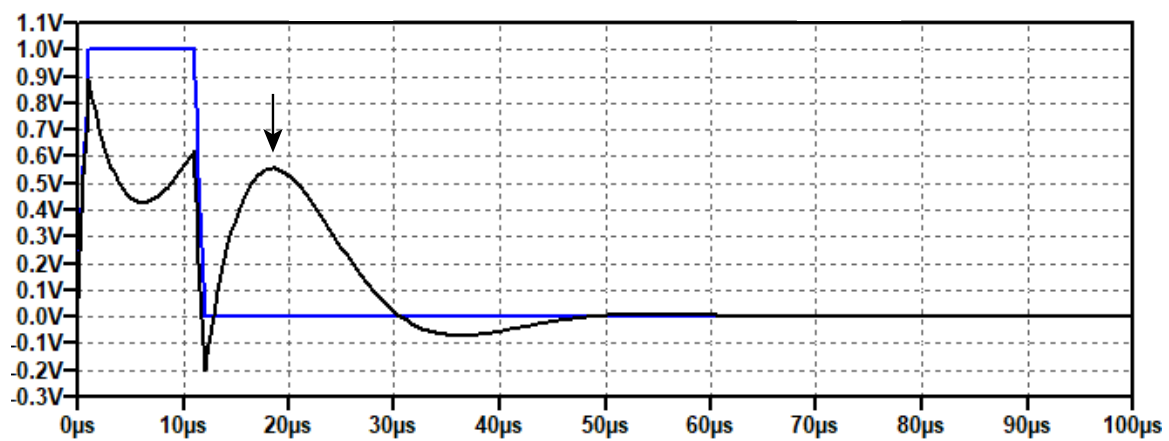


図 3.4: 設計したパルス遅延回路にパルス（青）を入力した際に観測される波形（黒）.

となる。

この群遅延を元に、1 V、1 kHz のデューティ比 1 % のパルスを入力した際に、反射波がパルス幅 1 つ分 ($10\ \mu\text{s}$) 遅延するように L および C の値を決定した。ここで、入力パルスは測定可能なできる限り高い周波数のパルスとした。高い周波数を用いることにより、 L および C の値を小さくすることができる。その結果、現実の L および C が持つ直流抵抗成分を減らし、パルスの減衰を防ぐことができる。また、 L および C の比率は同軸ケーブルが持つインダクタンスおよび静電容量の比 (2500:1) に近い値を用いることとした。これにより、測定用のプローブと遅延回路のインピーダンスを整合し、測定用のプローブと遅延回路の接点において反射が起こらないようにした。ここで、 $L = 250\ \mu\text{H}$ は単一の素子として存在しないため、 $L = 220\ \mu\text{H}$ および $C = 0.1\ \mu\text{F}$ を用いることとした。 $T_{gd}(\omega)$ に $L = 220\ \mu\text{H}$ および $C = 0.1\ \mu\text{F}$ を代入して計算すると、図 3.3 に示す群遅延特性になる。この群遅延特性は V_{in} から V_{top} までの遅延時間を表している。1 kHz のデューティ比 1 % のパルスを入力した場合、 $5\ \mu\text{s}$ 遅延する。反射波の測定位置は、 V_{in} と同じ位置であることから図 3.3 に示す群遅延特性の 2 倍遅延する。設計した回路 (図 3.2 左) に対し、1 V、1 kHz のデューティ比 1 % のパルスを入力した際に V_{in} の位置において観測される波形のシミュレーション結果を図 3.4 に示す。図 3.4 の矢印の位置に反射波が確認でき、かつパルス幅 1 つ分 ($10\ \mu\text{s}$) 程度遅延していることが確認できる。

3.2.2 ブロック 2 の設計

回路内に多重反射を起こすことによってブロックの種類を識別できるようにするために、静電容量の異なるブロック 2 を作製することにした (図 3.2 右)。インピーダンスの異なる 2 種類のブロックが連続して積み重なった際に、2 つのブロックの接点において、インピーダンスが不連続となり多重反射が起きる。また、多重反射が起きる位置によって、観測される波の山の大きさ、位置および数が異なるため、2 種類のブロックの識別が実現できると考えられる。さらに、内蔵するキャパシタの種類を増やすことによって、3 種類以上のブロックの識別が可能となると考えられる。

ブロック 2 に内蔵する適切な LC のパラメータを調査するために、LTspice を用いて、インダクタおよびキャパシタを用いた 2 段の遅延回路のシミュレータを作成した (図 3.5)。このシミュレータを用いて、以下の条件において、パラメータを変化させた際の反射波の周波数特性を解析した。以下において L はインダクタンス、 C はキャパシタンスを表す。

条件 1 カットオフ周波数固定、インピーダンス変化 ($L \times C = \text{一定}$)

条件 2 カットオフ周波数変化、インピーダンス固定 ($L/C = \text{一定}$)

条件 3 カットオフ周波数変化、インピーダンス変化 ($L = \text{一定}$)

図 3.5 の in の位置における反射波の周波数特性をシミュレータを用いて解析した。その結果以下のことが分かった。

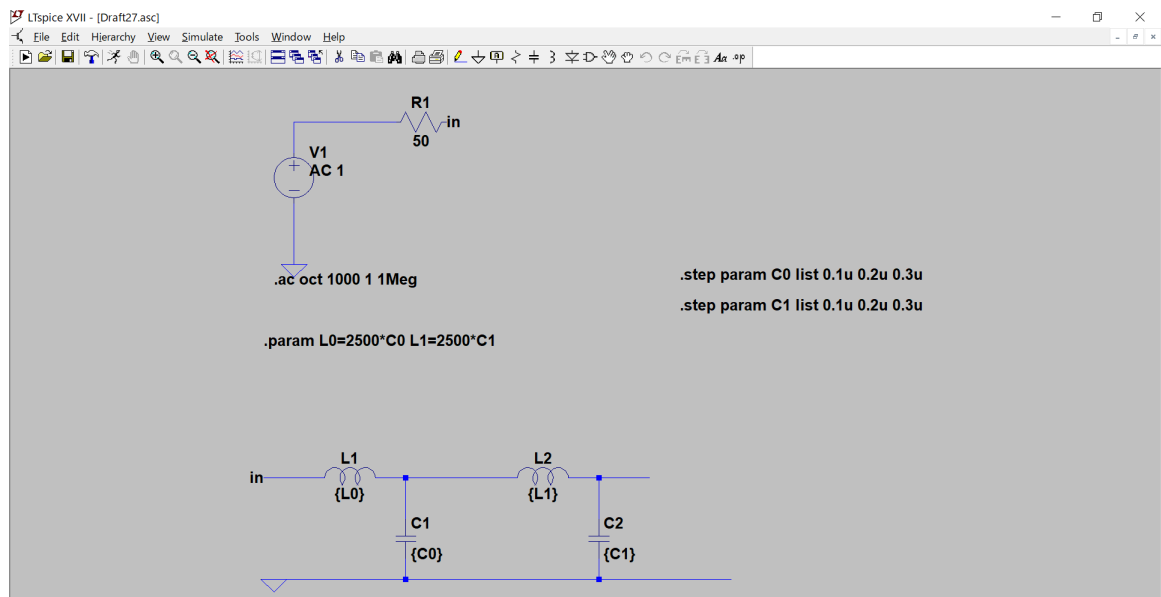


図 3.5: $L/C = \text{一定}$ の場合の LC 遅延回路のシミュレータ.

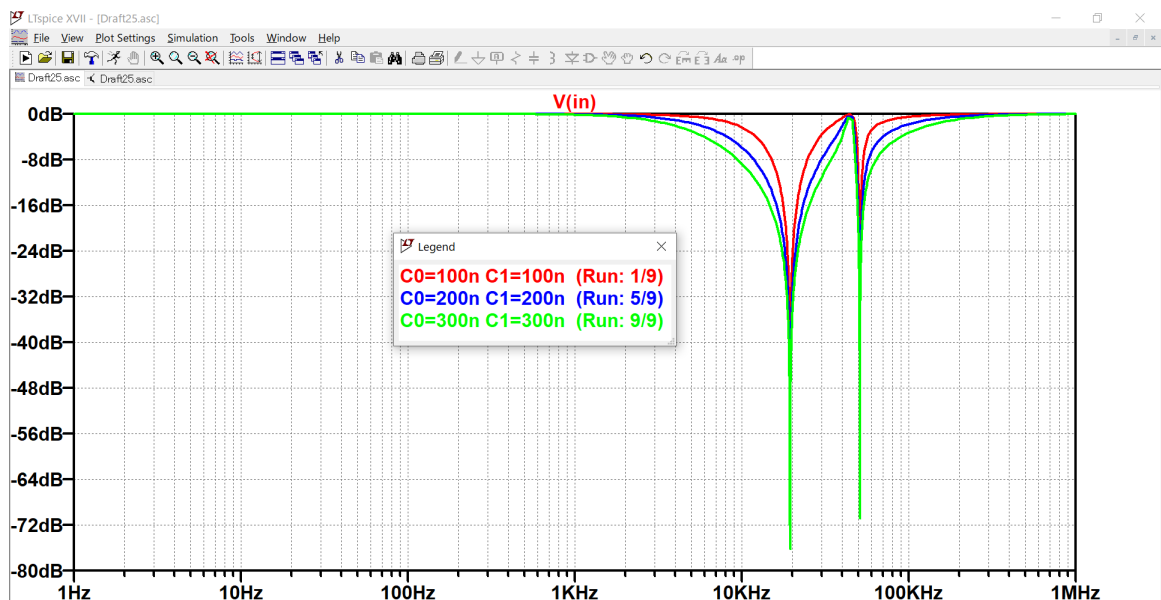


図 3.6: $L \times C = \text{一定}$ の場合の反射波の周波数特性.

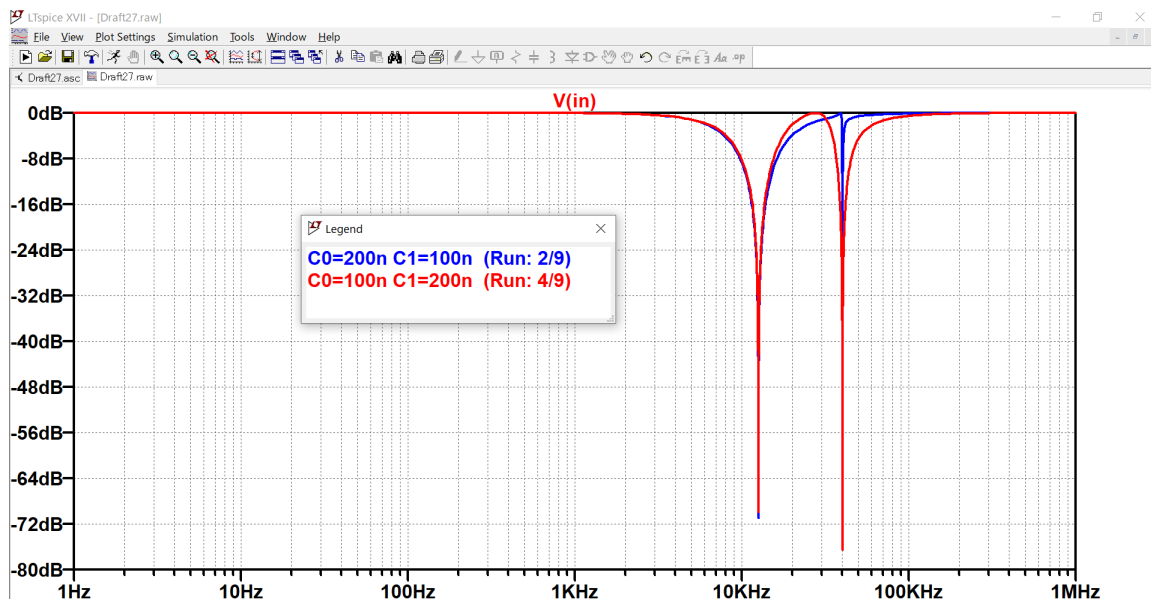


図 3.7: $L/C = \text{一定}$ の場合の反射波の周波数特性.

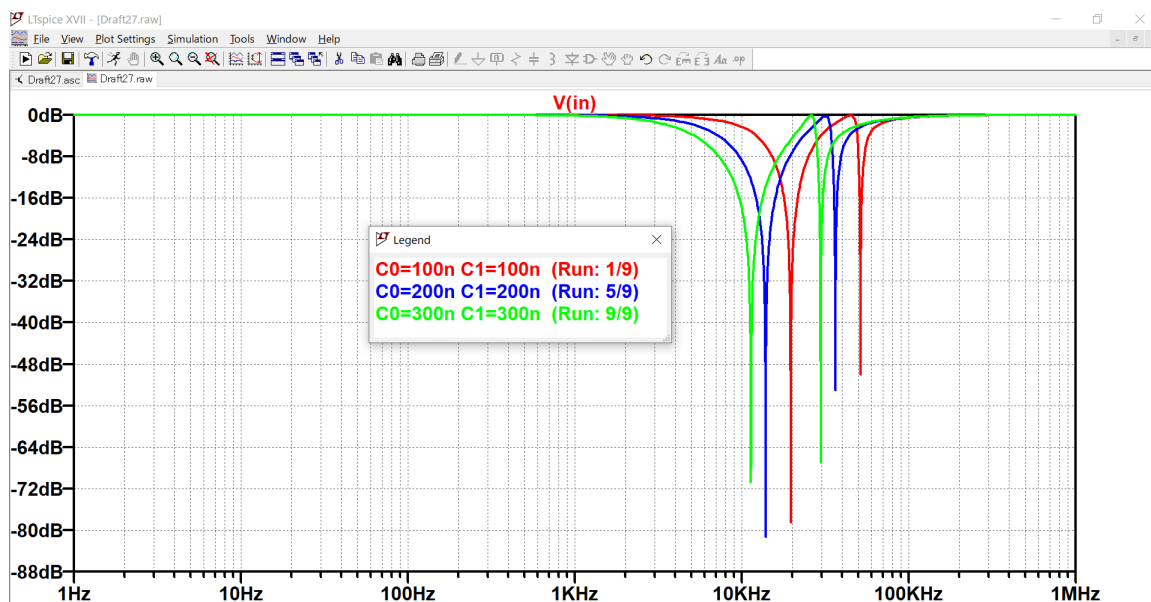


図 3.8: $L = \text{一定}$ の場合の反射波の周波数特性.

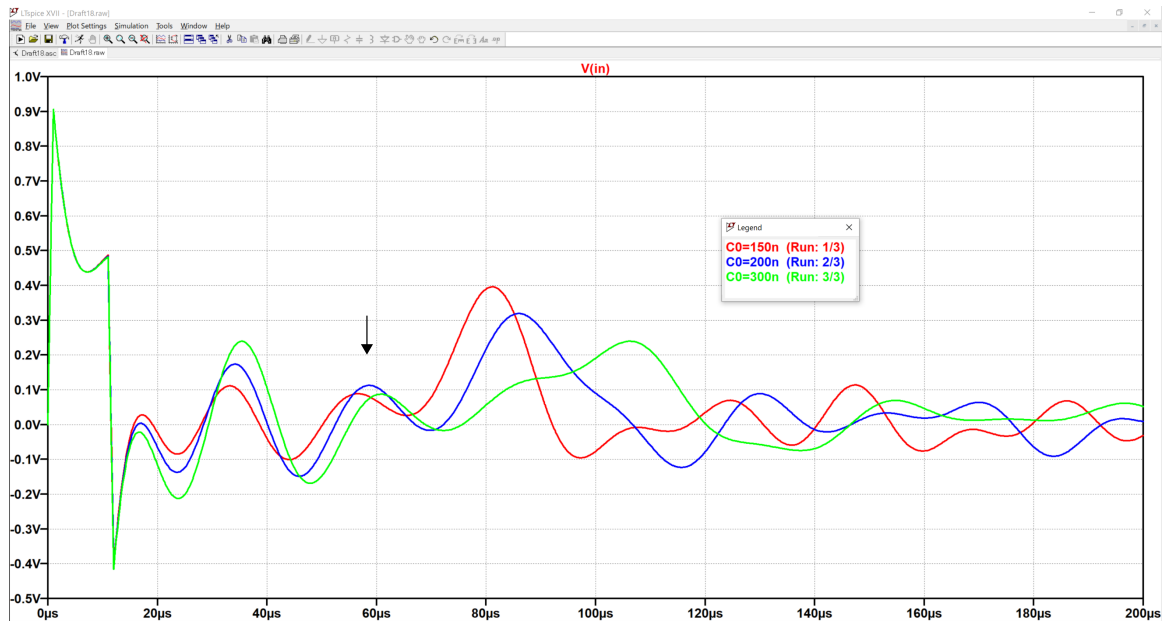


図 3.9: ブロック 1 および 2 を上から “212121” の順に積み、2 のキャパシタンスを変化させた際の反射波. C_0 はブロック 2 のキャパシタンスを表す.

- 条件 1 では、同じ種類のブロックが並んだ際に、ブロックの種類によらず同じ周波数が減衰する (図 3.6).
- 条件 2 では、異なる種類のブロックを並び替えた際に、同じ周波数が減衰する (図 3.7).
- 条件 3 では、2 段 3 種類では同じ周波数は減衰しない (図 3.8).

この結果から、条件 3 に基づいてパラメータを変化させることにより、ブロックの種類を増やしても反射波は同じ形状にならないと考えられる. そのため、 L を固定とし、 C を変化させることによって、種類を識別することとした. また、2 種類のブロックを用いた場合において、低段における反射によって透過波の大きさが小さくなる. そのため、高段において起きる反射は小さくなっていく. このことから、高段のブロック構造の識別には、低段における反射を抑え、位置に関係なく反射の大きさを同程度にする必要がある. そこで、2 種類のブロックを交互に 6 段積んだ際の反射波をシミュレーションした (図 3.9). その結果、各位置における波の山の大きさの差が最も小さくなり、かつ高い位置における反射波の山が最も大きくなる (図 3.9 矢印) $C = 0.2 \mu\text{F}$ をブロック 2 の静電容量に用いることにした.

第4章 パッシブパルス遅延回路に基づくインタラクティブブロックシステムの実装

本研究におけるインタラクティブブロックシステムは、ユーザが作製したブロック構造を識別し、その識別結果を 3D モデルとして描画する。システムはキャパシタおよびインダクタを内蔵したブロック (図 4.1, 4.3), パルス波を入力し、反射波を測定するハードウェア (図 4.4, 4.5), PC 上において動作する波形データ取得および 3D モデル描画ソフトウェア (図 4.6) から構成される。本章において、これらの構成要素の詳細を述べる。

4.1 ブロック

キャパシタおよびインダクタを内蔵したブロックを作製した (図 4.1)。回路を内蔵するための箱 (幅 2 cm, 奥行 2 cm, 高さ 1.3 cm) およびふたを PLA 樹脂にて 3D プリントした (図 4.1a および b)。ブロック同士を接続するための電極には 5 本のピンソケット (MAC8 製 WD-15) を用いた。キャパシタ、インダクタおよび電極を図 3.2 の回路を形成するように、 $1.4 \times 1.4 \text{ mm}^2$ に切り出したユニバーサル基盤へ取り付けした (図 4.1c および d)。ブロックの周辺部にある 4 つの電極がグランドに接続され、中心部にある電極が V_{in} に接続される (図 4.1e)。今回、2 種類のブロックを作製した。作製したブロックを、赤 ($C = 0.1 \mu\text{F}$, $L = 220 \mu\text{H}$) および青 ($C = 0.2 \mu\text{F}$, $L = 220 \mu\text{H}$) の 2 種類にキャパシタの値によって色分けした (図 4.1f)。

LC 遅延回路はインダクタ側に GND を接続し、もう一方を V_{in} 端子としても特性が変わらない。そのため、図 4.2 に示すように、180 度回転させてブロック同士を接続した場合においても、パルスを入力することにより、同じ反射波形を得ることができる。この特性を利用し、ブロックの電極数を減らす実装を行った (図 4.3)。図 4.3 のブロックにおいて、90 度ずつの回転を可能とするために、電極数は 4 極とした。

4.2 TDR 測定ハードウェア

パルス波を入力し、反射波を測定するために、信号発生器およびオシロスコープの 2 つの機能を持つ複合測定器である Analog Discovery 2 を使用した (図 4.4a)。また、測定器とブロックを接続するための台座を作製した。台座には 5 つの電極を取り付けた (図 4.4b)。このうち、周辺部の 4 つの電極は測定器のグランドに接続し、中心部の 1 つを V_{in} に接続した。台座を

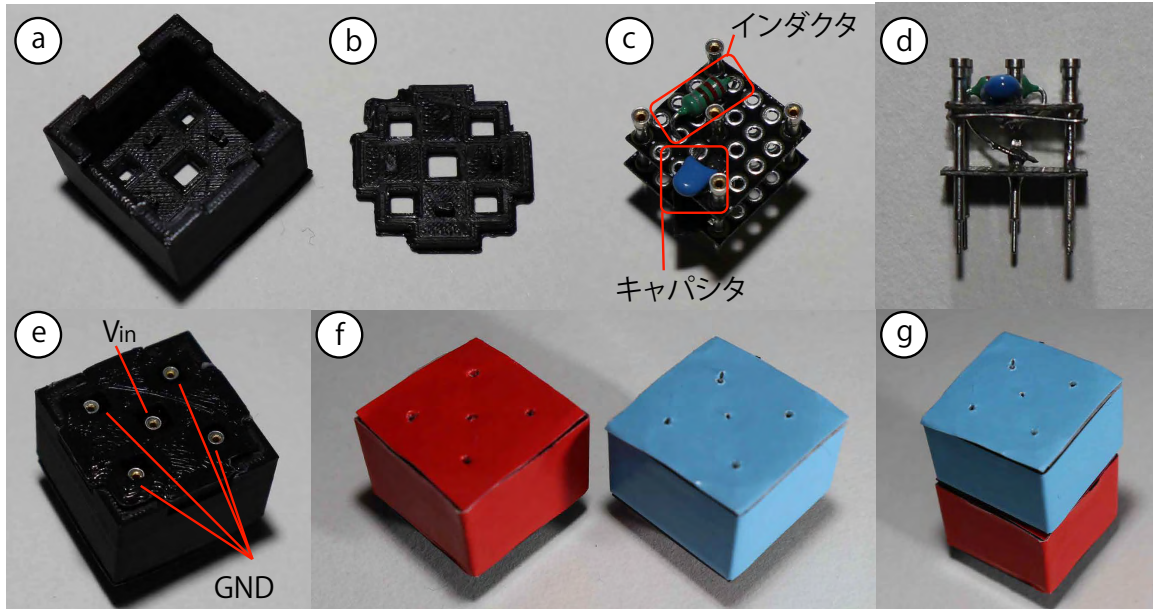


図 4.1: ブロックの構成. a) 回路を内蔵する箱, b) ふた, c) 内蔵する回路, d) 内蔵する回路の側面, e) 組み立てたブロック, f) 色分けしたブロック, g) 積み重ねたブロック.

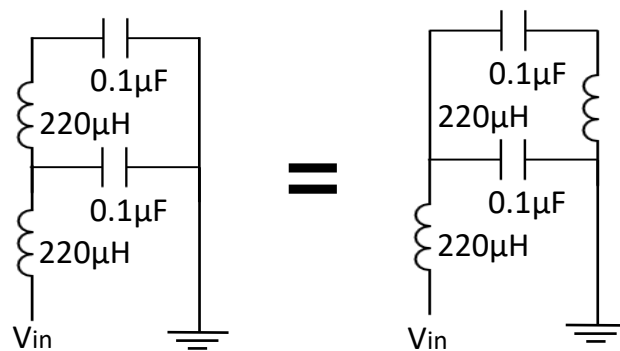


図 4.2: 2 段目を 180 度反転させた遅延回路.

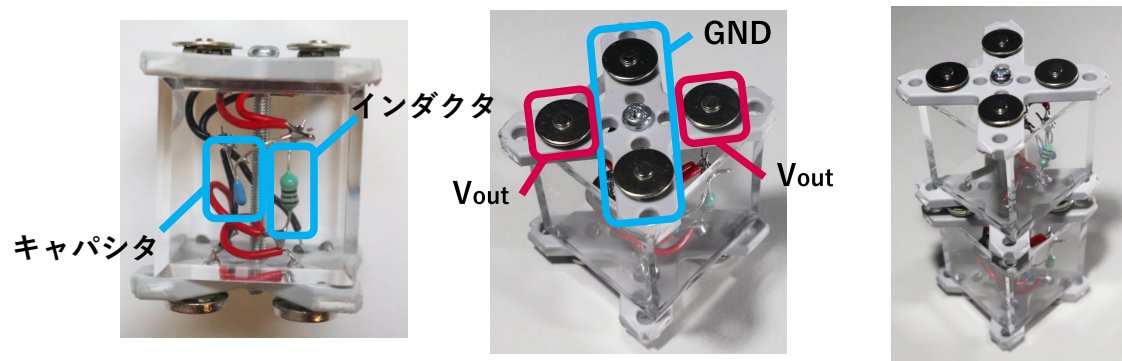


図 4.3: 電極数を減らしたブロックの構成.

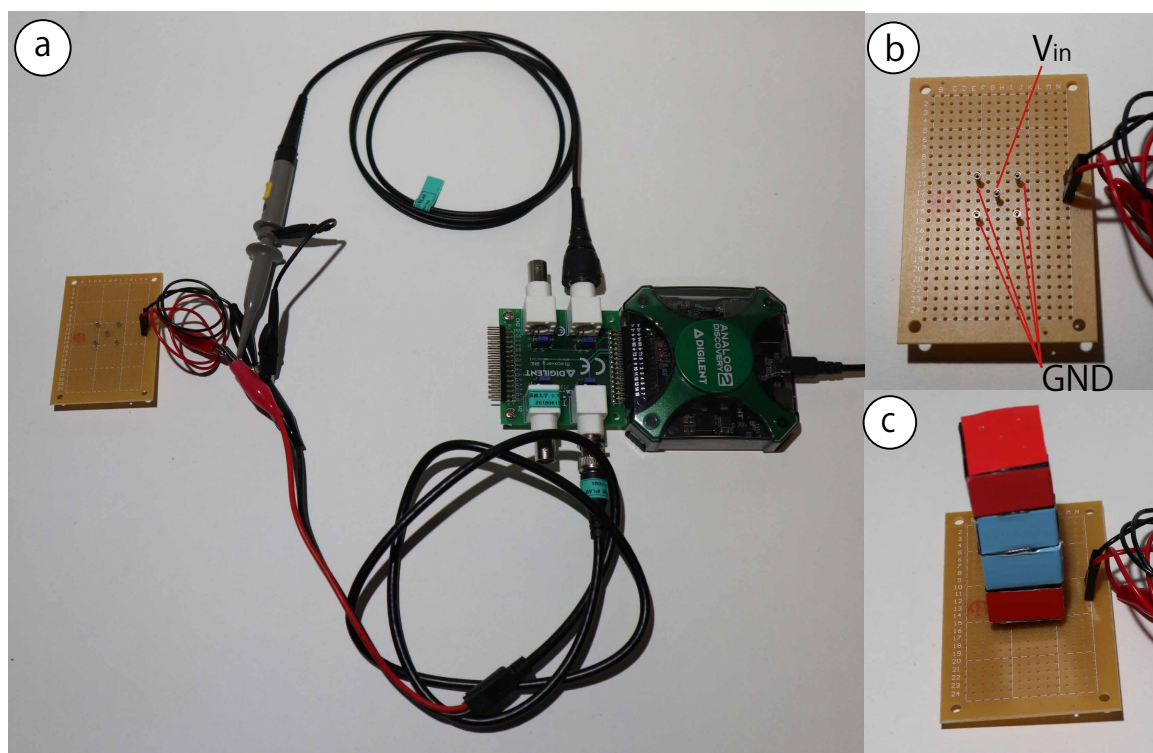


図 4.4: TDR 測定ハードウェア. a) 全体, b) ブロック接続用台座, c) 台座にブロックを接続した様子.

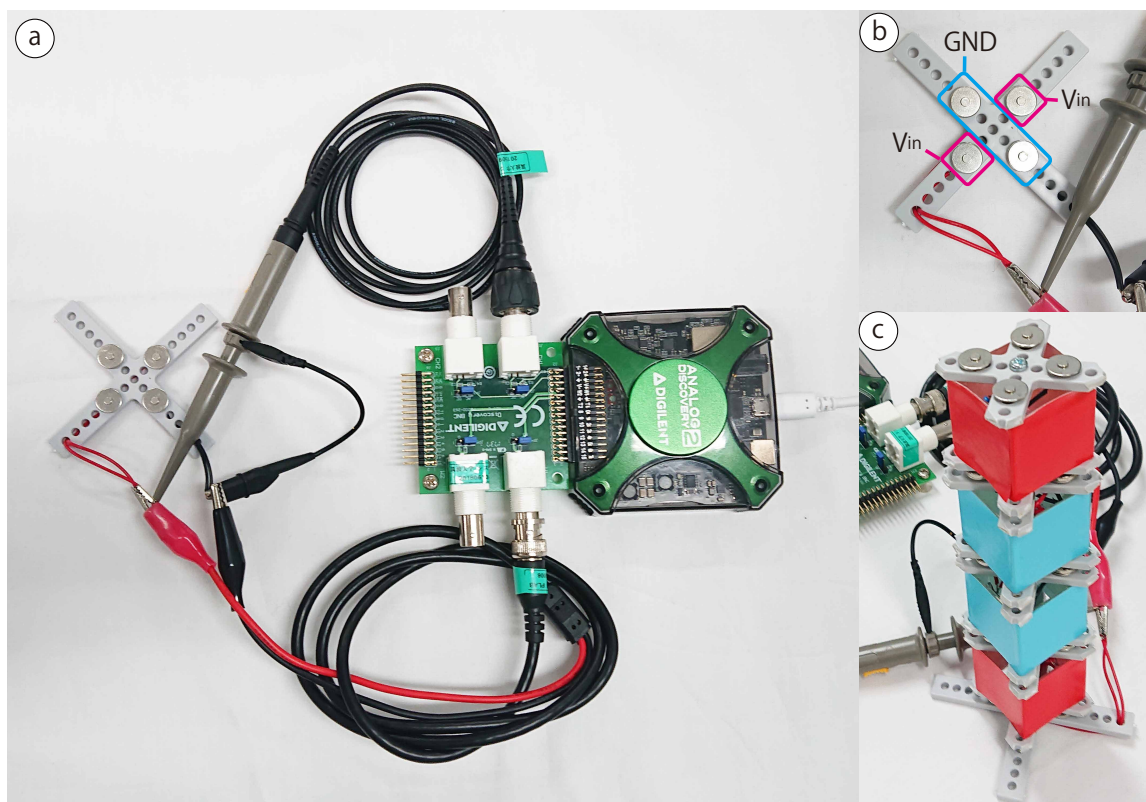


図 4.5: 電極数を減らしたブロック用の TDR 測定ハードウェア. a) 全体, b) ブロック接続用台座, c) 台座にブロックを接続した様子.

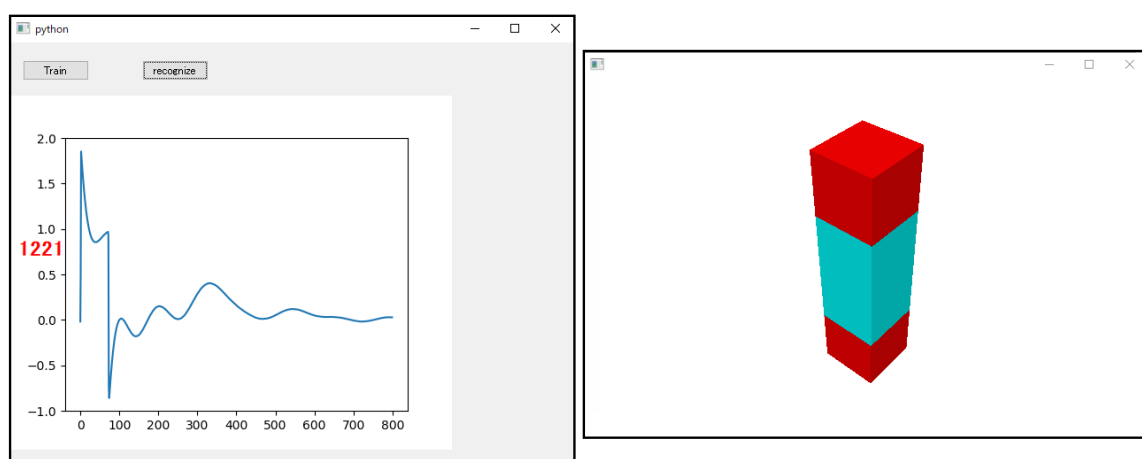


図 4.6: 作製したソフトウェア. 左) 2 種類のブロックを上から”1221”の順に積んだ際の波形データ取得, 学習および識別ウィンドウ, 右) 3D モデル描画ウィンドウ.

介してブロックに対して、2 V、1 kHz、デューティ比 1 % のパルス波を入力し、入力位置において反射波を測定する。また、測定のサンプリング周波数を 7 MHz とした。

さらに、電極数を減らしたブロック用の測定ハードウェアを作製した (図 4.5a)。電極は 4 極であり、そのうち 2 極がブロックの GND 端子に接続され、残りの 2 極は、 V_{in} 端子に接続される (図 4.5b, c)。

4.3 ソフトウェア

積み重ねられたブロックからの反射波 (以降、波形データ) を取得し、波形データの学習および識別を行い、識別した構造の 3D モデルを描画するソフトウェアを PC 上に実装した (図 4.6)。アプリケーションの実装には Python 3.6.5 を用いた。また、TDR 測定ハードウェアを PC 上から制御するために WaveForms SDK、波形データを分類するために Python の機械学習ライブラリである scikit-learn、GUI アプリケーション実装のために PyQt5 を用いた。

積み重ねられたブロックの構造を識別するには予め波形データを取得し、学習を行う必要がある。その手順は次の通りである。なお以降において数字の 1 および 2 はブロックの種類を、数字の並びはブロック構造 (例として、122 は最上部に種類 1、中央に種類 2、最下部に種類 2 のブロックが積まれた状態) を表す。まず、ソフトウェアの起動後に r キーが押されると、ソフトウェアは TDR 測定ハードウェアとの通信を開始する。次に、a キーが押されると、7 MHz のサンプリング周波数において、入力パルスの立ち上がりを基準として $114\mu\text{s}$ までの波形 (800 点の電圧値) を 120 個取得する (学習用 20 個、調査用 100 個)。ここで、サンプリング時間 ($114\mu\text{s}$) は 10 段積み重ねたブロックの反射波が測定できる時間とした。これを CSV 形式において保存する。データの保存が終了すると、取得した波形のグラフを GUI に表示する。ユーザは波形データの取得を、台座に何も置かない状態、a キー、1、a キー、2、a キー、11、a キー、12、a キー、... の順にブロックを積み、a キーを押すことを識別したい構造まで繰り返すことによって行う。各構造 20 個の波形を学習用とし、100 個は識別精度の調査用とする。次に、図 4.6 左の学習および識別ウィンドウにおける Train ボタンが押されると、学習用データを使って識別用モデルを生成する。なお、今回は識別器として Support Vector Machine (SVM) を用いた。

また、識別結果に対応した 3D モデルを表示する手順は次の通りである。recognize ボタンが押されるとソフトウェアは TDR 測定ハードウェアからリアルタイムに波形を取得し、識別用モデルを用いて識別する。識別後、取得した波形のグラフおよび識別結果をウィンドウに表示し (図 4.6 上)、別のウィンドウに識別結果に対応する 3D モデルを表示する (図 4.6 下)。

4.4 複数列のブロックの識別

複数列のブロックを識別するために、測定するブロック列をスイッチング素子を用いて切り替えられるとよい。一方、スイッチング素子の持つ抵抗によって、反射波形が減衰してし

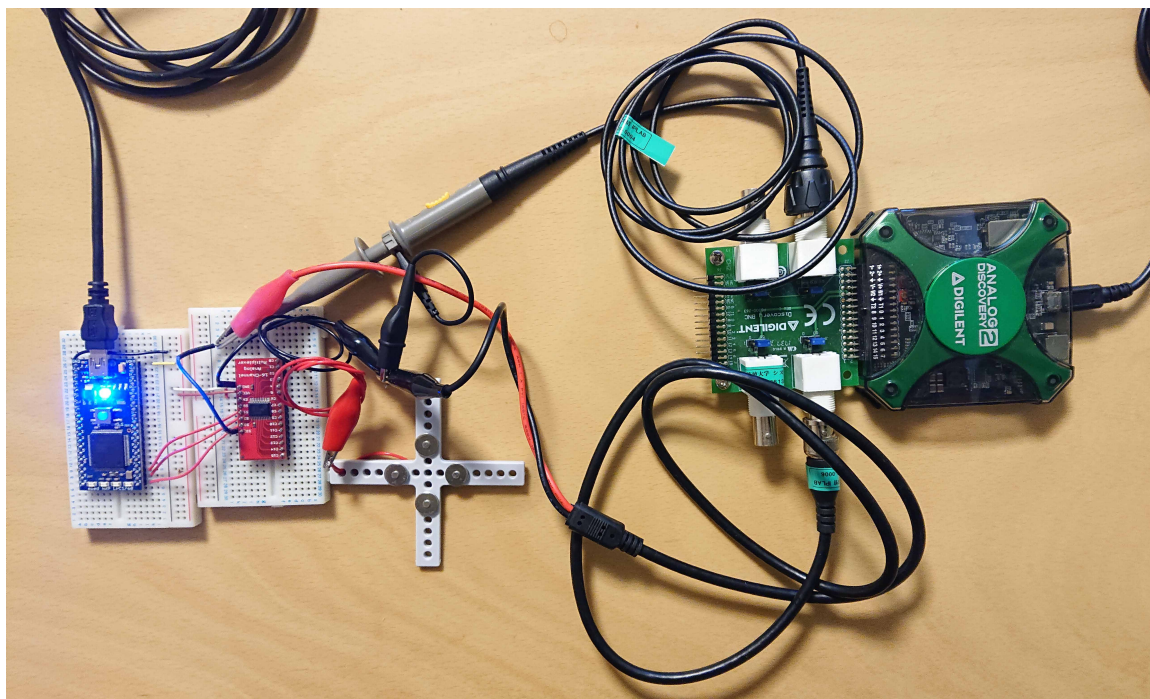


図 4.7: マルチプレクサを介した反射波測定の器材構成.

もう可能性がある．そのため，スイッチング素子としてマルチプレクサおよび機械式リレーを用いることによる反射波測定への影響について調査した．

4.4.1 マルチプレクサ介した反射波の測定

マルチプレクサを介した反射波測定を行った．マルチプレクサ IC には Texas Instruments 社製の CD74HC4067 を使用した．マルチプレクサに対し，mbed NXP LPC1768 を用いて信号を送り，0 番のチャンネルを使用できる状態にした．その後，マルチプレクサの 0 番のチャンネルに測定するブロック ($C = 0.1 \mu\text{F}$, $L = 220 \mu\text{H}$) を接続し，マルチプレクサの信号入出力ポートに AnalogDiscovery2 からパルス波を入力した (図 4.7)．また，入力と同じ位置において AnalogDiscovery2 を用いて反射波の測定を行った．

上記条件において測定された波形およびマルチプレクサを介さない場合において取得した波形の比較を図 4.8 に示す．この結果から，マルチプレクサを挟むことにより，反射波が測定できなくなることが分かった．

4.4.2 機械式リレーを使用したスイッチング

機械式リレーをした反射波測定を行った．機械式リレーには Hongfa 社製の HF3FA を使用した．機械式リレーに対し，Arduino UNO を用いて信号を送り，NO (ノーマリーオープン) 側が

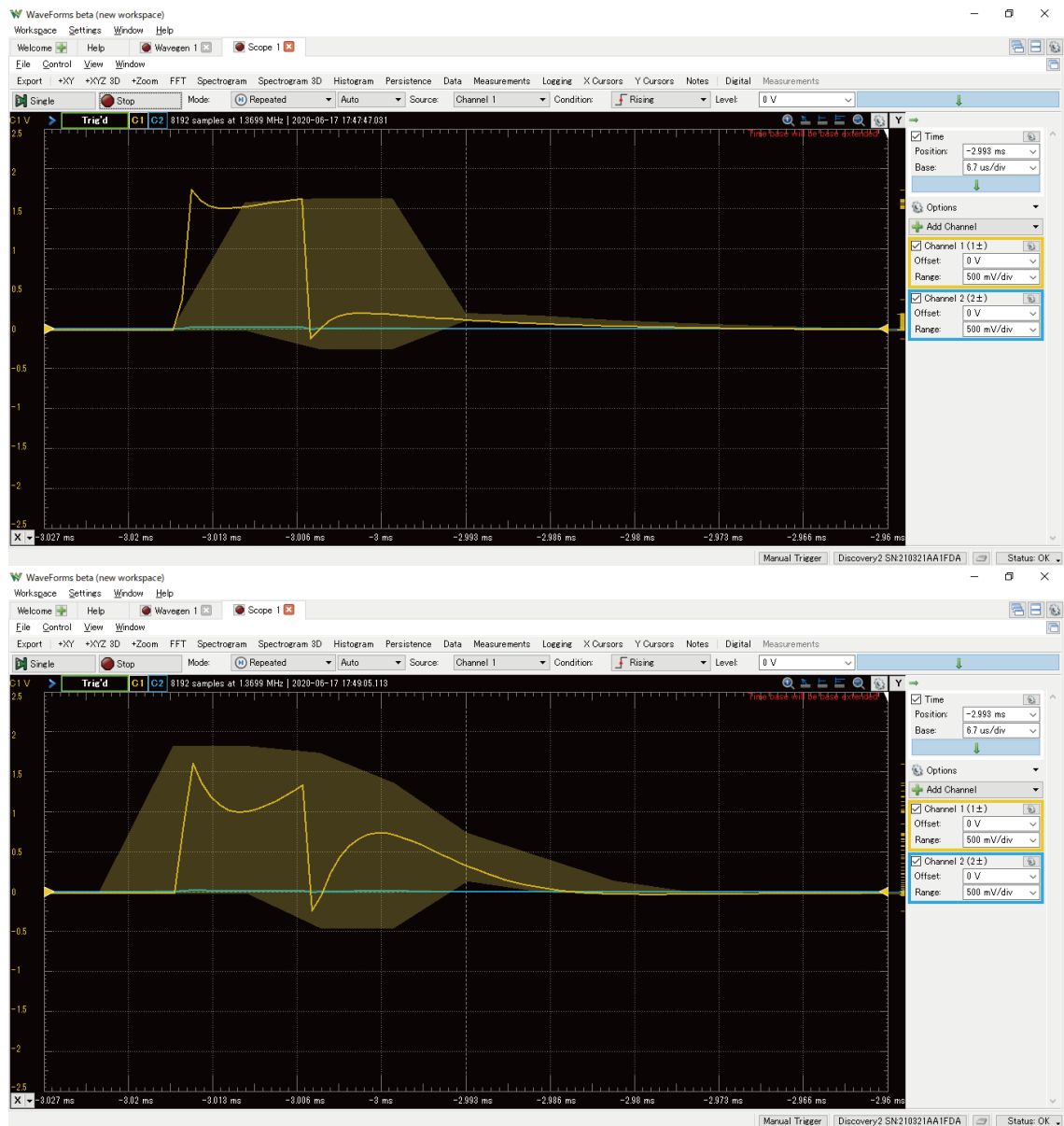


図 4.8: 反射波形. 上) マルチプレクサを介した場合, 下) マルチプレクサを介さない場合.

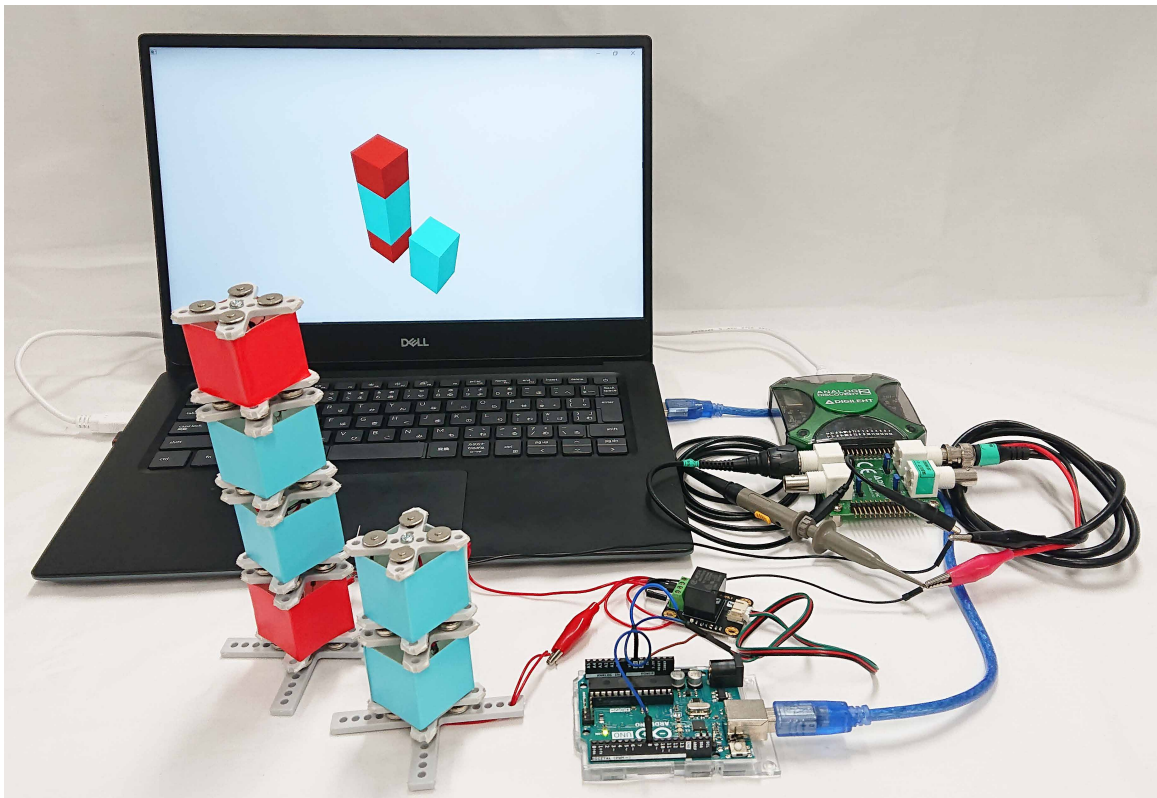


図 4.9: 機械式リレーを用いた複数列のブロックの識別.

閉じた状態にした．機械式リレーの NO 端子に測定するブロック ($C = 0.1 \mu\text{F}$, $L = 220 \mu\text{H}$) を接続し，COM 端子に AnalogDiscovery2 からパルス波を入力した．また，入力と同じ位置において AnalogDiscovery2 を用いて反射波の測定を行った．この状態において取得された波形をリレーを介さずに取得したデータを用いて作成した SVM の識別器に入力したところ，正しく識別ができた．

次に，機械式リレーの NO および NC（ノーマリークローズ）端子の両方にブロックを接続し，スイッチングによって，2 列のブロックを識別できるかを調査した．その結果，2 列のブロックを正しく識別できることを確認した（図 4.9）．

第5章 パッシブパルス遅延回路に基づくシステムの性能評価実験

パッシブパルス遅延回路に基づくシステムの識別精度を調査するために、4章において作製したシステムを用いて波形の測定を行い、その波形をSVMを用いて識別させる実験を行った。実験1において、2種類のブロックの識別精度を調査した。実験2において、3種類以上のブロックの識別精度を調査した。

5.1 実験1：2種類のブロックの識別

キャパシタンスを変えることにより、2種類のブロックを識別できるかを1段から6段まで調査した。

5.1.1 実験方法

ブレッドボード上に2種類のブロック（種類1： $C = 0.1\mu\text{F}$, $L = 220\mu\text{H}$ ；種類2： $C = 0.1\mu\text{F} \times 2 = 0.2\mu\text{F}$, $L = 220\mu\text{H}$ ）を0-6段目まで一列に積み上げた際にできる127個の回路を作製した（図5.1）。作製した回路に対し、2V, 1kHz, デューティ比1%のパルスを入力した。サンプリング周波数7MHzにおいて、入力パルスの立ち上がりから800点（114 μs 分）の電圧値を各回路につき20個取得し、学習データとした。次に、実際のブロックを用いて反射波の測定を行った。2種類のブロックを用いてできる0段から6段までの全127構造、各構造100個の波形データを連続に取得し、テストデータとした。学習用データを用いて、最大1段を識別するためのモデル（すなわち、ブロックなし、種類1、種類2の20個ずつを学習データとしたモデル）、最大2段を識別するためのモデル（すなわち、ブロックなし、1, 2, 11, 12, 21, 22の20個ずつを学習データとしたモデル）など、最大6段を識別するためのモデルまでの6つのモデルを作成した。作成した学習モデルに対し、学習させた最大の段数までのテストデータを各回路につき100個入力し、識別精度を調査した。

5.1.2 実験結果

識別精度を表5.1に示す。また、5段および6段の各構造の誤識別率を図5.2に示す。全12700個のデータの内の誤識別となったのは314個であった。誤識別の314個全ては5段ま

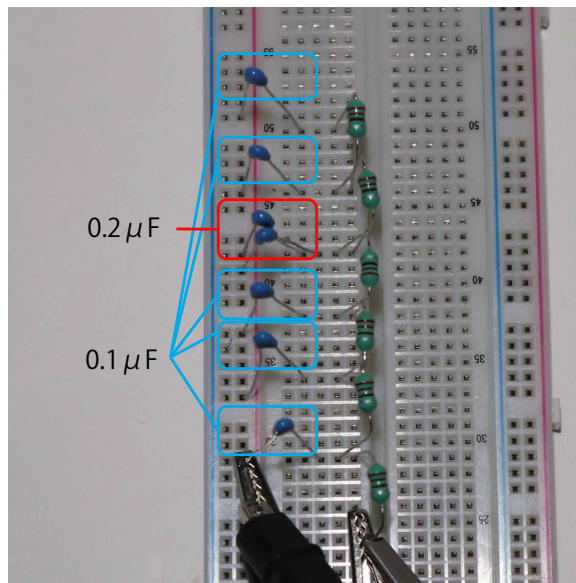


図 5.1: ブレッドボード上に作製した”112111”に対応するブロック構造が構成するパッシブパルス遅延回路.

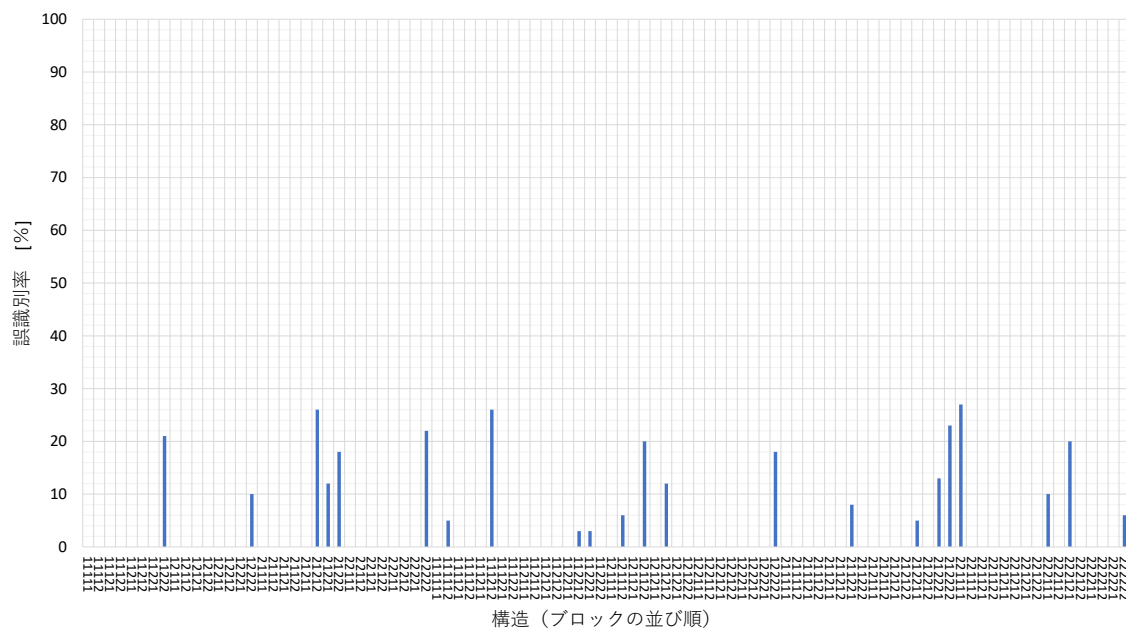


図 5.2: 5 段, 6 段の各構造の誤識別率

表 5.1: 2 種類のブロックを用いた 0-N 段目までの波形の識別精度.

	0-1 段	0-2 段	0-3 段	0-4 段	0-5 段	0-6 段
精度 [%]	100	100	100	100	99.0	97.5

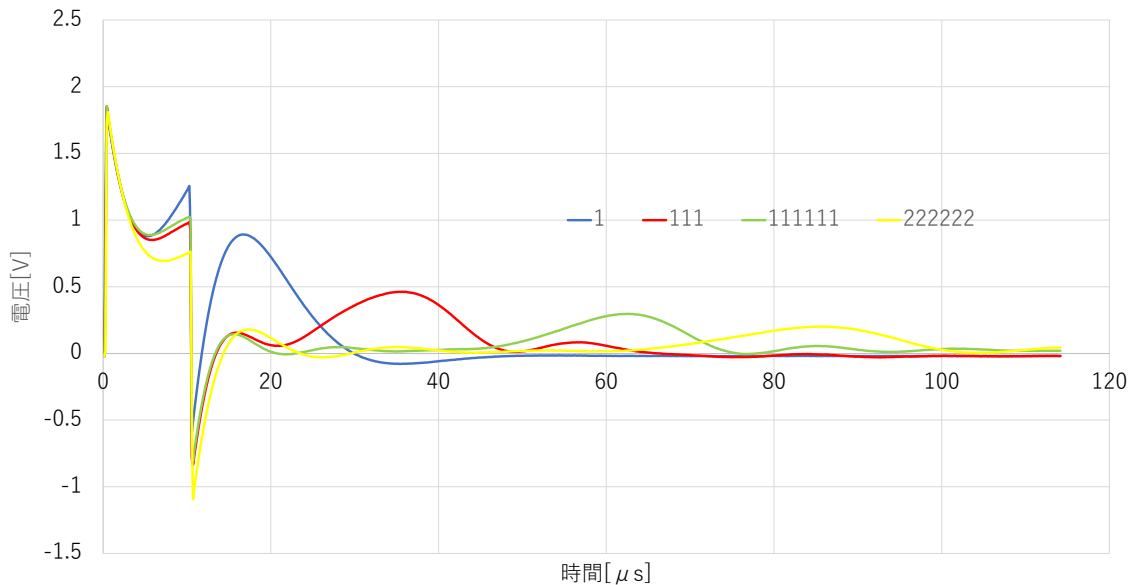


図 5.3: 1 段, 3 段, 6 段において測定された電圧波形.

たは 6 段のデータであった. また, 全 127 構造のうち誤識別があったのは 22 構造であり, 各構造の誤識別率は 27 % 以下であった (図 5.2).

5.1.3 考察

誤識別されたデータは 5 段および 6 段であることから, 誤識別の原因として波形の減衰が考えられる. 図 5.3 に示すように, 6 段における反射波の大きさは 1 段における反射波の 3 分の 1 程度である. さらに, 種類 2 のブロックの反射波は種類 1 のブロックの半分程度の大きさである. 段数を増やすことにより, さらに反射波が減衰することが予想されるため, 7 段以上の識別を行う場合において, 誤識別率がより高くなると考えられる. 一方, 6 段のブロック構造において, 特定の構造については, 誤識別が起きていないことから, 積み重ねに制限 (例えば, 2 種類のブロックは交互に積み重ねない, 種類 1 は種類 2 のブロックより上に置くなど) を設けることにより, より多段の識別ができる可能性がある.

表 5.2: 4 種類のブロックを用いた 0-N 段目までの波形の識別精度.

	0-1 段	0-2 段	0-3 段
精度 [%]	100	98.5	97.2

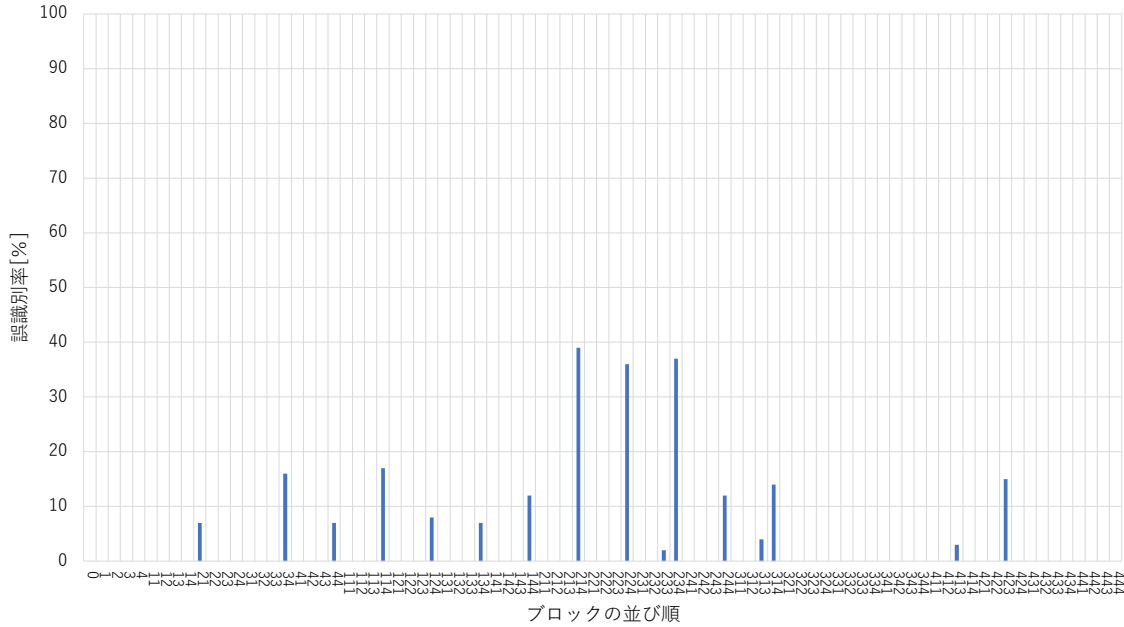


図 5.4: 4 種類（0.1 μF , 0.2 μF , 0.3 μF , 0.4 μF ）のブロックによる 0-3 段の各構造の誤識別率.

5.2 実験 2：3 種類以上のブロックの識別

キャパシタンス C が異なる 3 種類以上のブロックを識別できるかを調査した。また、インダクタンス L を変化させた際の識別精度も調査した。さらに、シミュレーションを用いて、識別精度向上のための最適な LC パラメータを調査した。

5.2.1 キャパシタンスを変化させた際の種類識別精度

$L = 220 \mu\text{H}$ を共通とし、3.2 節において高段の反射が大きく現れた 0.1 μF 刻みに、 C を 0.1 μF , 0.2 μF , 0.3 μF , 0.4 μF とした 4 種類のブロックを 0-3 段積み重ねた構造（全 85 構造）を識別できるかを調査した。今回は実際のブロックではなく、プリントボード上に作製した等価回路を用いて調査を行った。測定は、2 V, 1 kHz, デューティ比 1 % のパルス波を入力とし、各回路につき 114 μs 間の電圧波形をサンプリング周波数 7 MHz にて、連続に 120 回行った。測定データの内、20 個を学習データ、100 個をテストデータとした。

識別精度の結果を表 5.2 に示す。また、各構造の識別率を図 5.4 に示す。この結果から一部の構造の識別が難しいことが分かった。

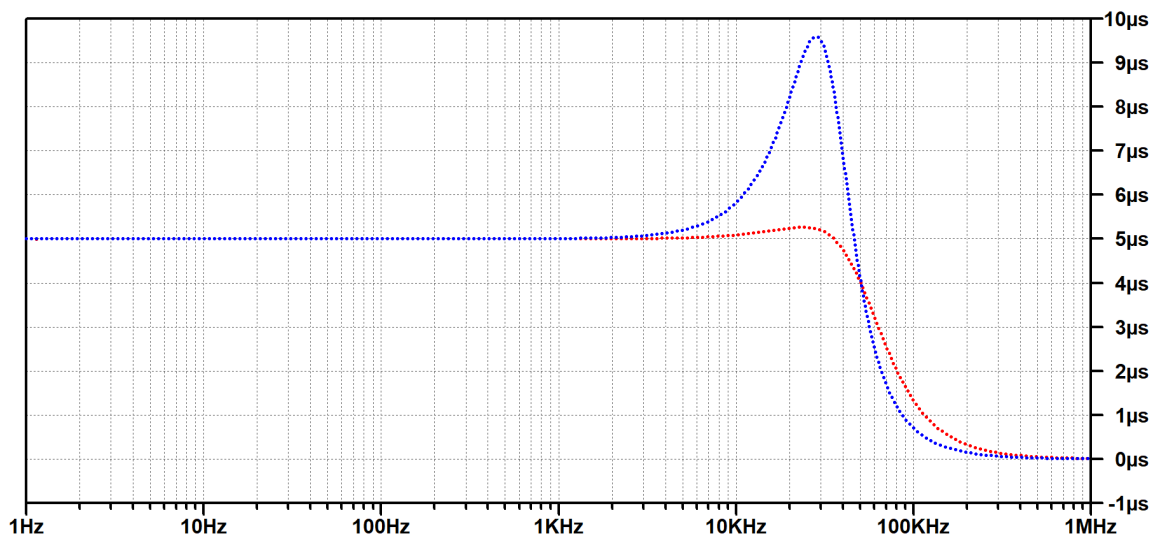


図 5.5: 群遅延特性. 青) $L = 220 \mu\text{H}$, $C = 0.1 \mu\text{F}$, 赤) $L = 100 \mu\text{H}$, $C = 0.1 \mu\text{F}$.

表 5.3: $L = 100 \mu\text{H}$ とした 4 種類のブロックを用いた 0-N 段目までの波形の識別精度.

	0-1 段	0-2 段	0-3 段
精度 [%]	100	99.5	95.6

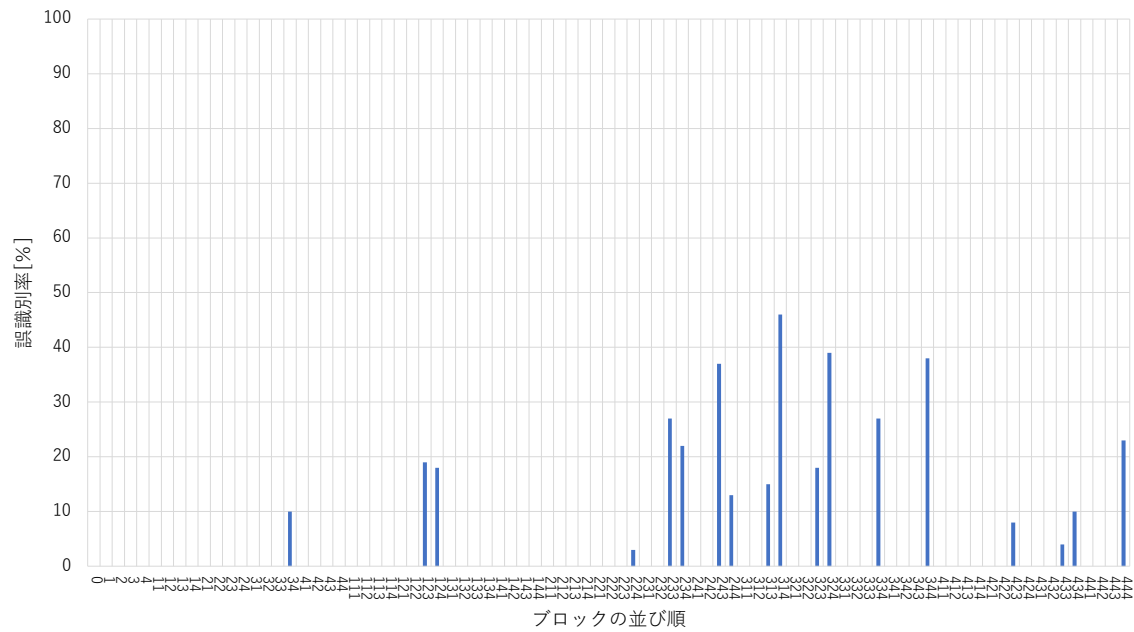
5.2.2 インダクタンスを変化させた際の識別精度

識別精度向上のため、インダクタンス L を変えて ($L = 100 \mu\text{H}$), 群遅延特性が平坦となるようにした (図 5.5). そして, C を $0.1 \mu\text{F}$, $0.2 \mu\text{F}$, $0.3 \mu\text{F}$, $0.4 \mu\text{F}$ とした 4 種類のブロックを 0-3 段積み重ねた構造 (全 85 構造) を識別できるかを調査した. 実験条件は前節と同じである.

識別精度の結果を表 5.3 に示す. また, 各構造の識別率を図 5.6 に示す. 群遅延特性が平坦であっても識別精度は向上しなかった. また, 図 5.4 および図 5.6 を比較すると, 図 5.6 では誤識別率の高い位置がグラフ上の右側に移動していることが分かる. L を変えることにより, 誤識別が起きやすいブロック構造が変化したと考えられる.

5.2.3 シミュレーション

キャパシタンス C の変化に対する反射波形のシミュレーションを, C を大きくして種類を増やした場合 (図 5.7), および C を小さくして種類を増やした場合の反射波 (図 5.8) について行った. どちらの場合においても, 似たの波形の組が出現している. C を大きくして種類を増やした場合においては, 1 段目が $10 \mu\text{F}$, 2 段目が $1 \mu\text{F}$, および 1 段目が $10 \mu\text{F}$, 2 段目が $0.1 \mu\text{F}$ の波形が似た形状となった. また, C を小さくして種類を増やした場合において



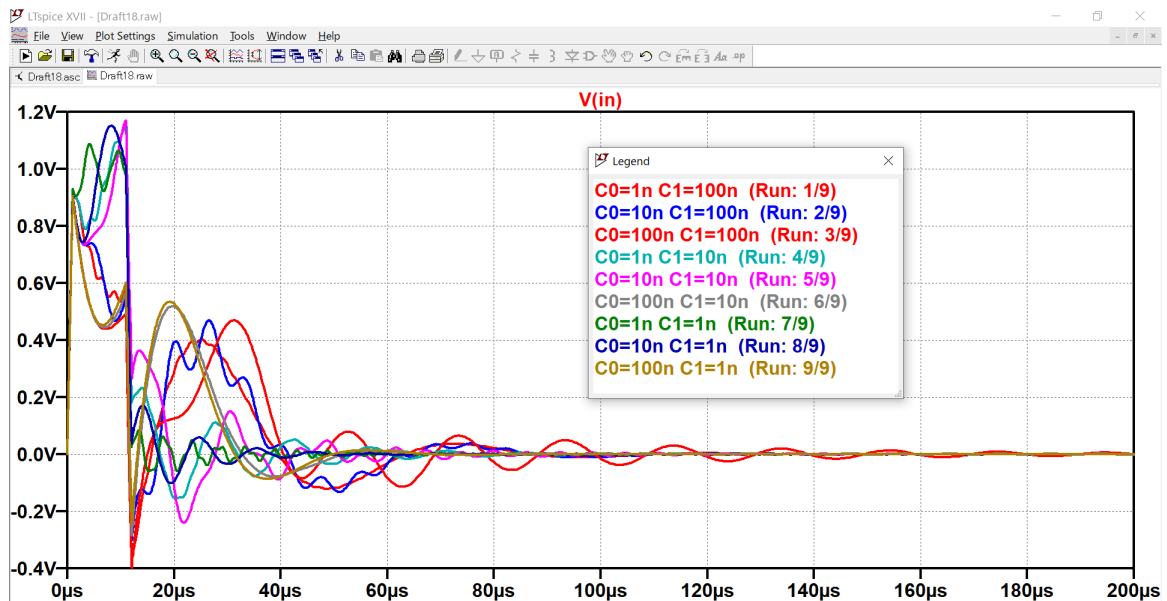


図 5.8: $C = 0.1, 0.01, 0.001 \mu\text{F}$ とした際の 2 段のブロックの反射波形.

は, 1 段目が $0.1 \mu\text{F}$, 2 段目が $0.01 \mu\text{F}$, および 1 段目が $0.1 \mu\text{F}$, 2 段目が $0.001 \mu\text{F}$ の波形が似た形状となった. この結果から, 1 段目に対して, 2 段目の C の値がある一定値以上小さくなると反射波形が変化しなくなると考えられる. つまり, 種類識別に用いる任意の 2 つのキャパシタンスの差はある一定値以下である必要があると考えられる.

5.2.4 考察

5.2 節において, 種類識別に $0.1 \mu\text{F}$, $0.2 \mu\text{F}$, $0.3 \mu\text{F}$, $0.4 \mu\text{F}$ を用いたことは, シミュレーション (図 5.7) において反射波形状に違いが現れた $0.1 \mu\text{F}$ および $1 \mu\text{F}$ の間の値であり, 3.2 節において高段の反射が大きく現れた $0.1 \mu\text{F}$ 刻みであることから妥当であると考えられる. 一方, この条件において, 3 段の一部のブロック構造の識別率が約 60% (図 5.4) であることから, パッシブパルス遅延回路を用いて高段かつ 4 種類以上のブロック構造の識別は難しいと考えられる.

第6章 アクティブパルス遅延回路に基づくブロック構造の識別原理

本研究におけるブロックシステムは積み重ねられたブロックの底面において測定される電圧を識別に用いる。種類を伴うブロックの並び順に電圧値を対応させる場合、少なくとも種類の段数乗の分解能が測定器に必要となるため、多段多種の識別は難しい。一方、ブロックを1つずつ順番に測定できれば、測定時間に基づき段数を識別し、電圧に基づき種類を識別できるため、測定器に種類数を識別できる分解能があればよい。この回路を実現するために、アクティブパルス遅延回路を設計した。本章において、回路の検討、回路の動作原理、および、この回路を用いたブロックの種類識別原理を述べる。さらに、センサ値を識別するための回路を述べる。

6.1 アクティブパルス遅延回路の検討

ブロックを1つずつ順番に測定するためには、積み重ねた際に各ブロックが1回ずつ出力を行う回路を各ブロックに内蔵すればよい。ただし、回路は、ある単位構造に分割可能（モジュール式）である必要がある。このような回路の候補として以下の5つの回路（図 6.1）を検討した。

ダウンカウンタ 2進数の逆順に積み重ねたブロックのスイッチがオンになる。 測定に必要なのない無駄なカウントが発生する。

オフディレイ回路 同時にスイッチがオンになり、1つずつ順番にオフになる。トランジスタだけでなくリレーを必要とするため、回路が大型化する。

シフトレジスタ 1つずつ順番にオン・オフする。一度オンからオフになったブロックは、再び信号を入れるまでオンにならない。

リングオシレータの変形回路 1つずつ順番にオン・オフする。一度オンからオフになったブロックは、再び信号を入れるまでオンにならない。

フローフラッシュ回路 1つずつ順番にオン・オフする。一度オンからオフになったブロックは、再び信号を入れるまでオンにならない。

このうち、1度ずつ出力を行うのはシフトレジスタ、リングオシレータの変形回路およびフローフラッシュ回路の3つである。この内、シフトレジスタは必要な5極であり、他の2つ

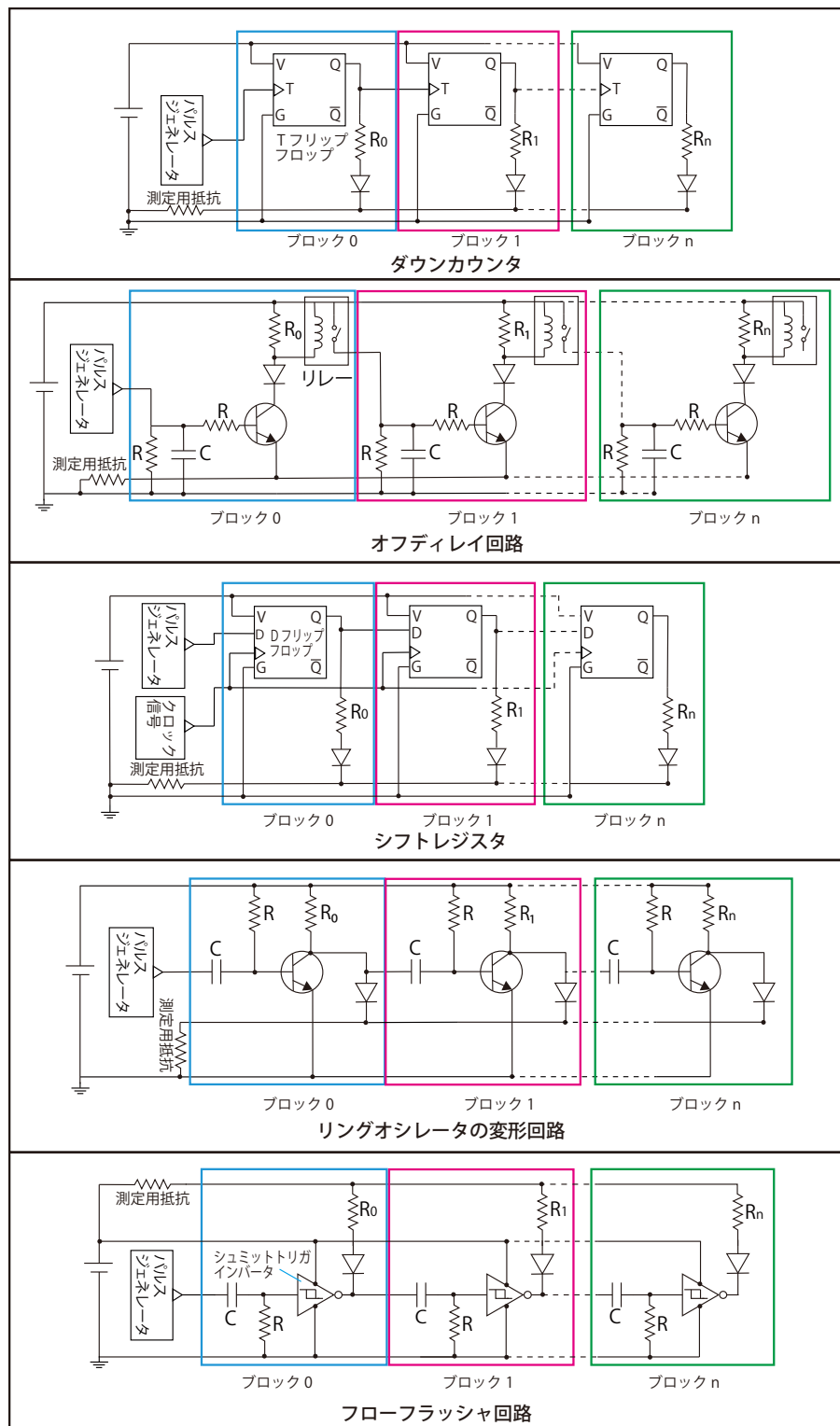


図 6.1: 検討したアクティブパルス遅延回路の候補.

が4極であることから、2つと比較して電極数が多い。また、リングオシレータの変形回路において、出力されるパルスの幅が識別抵抗によって変化する問題があり、時間に基づく段数識別が難しい。これらのことから、フローフラッシュ回路に基づく識別回路を開発した。

6.2 アクティブパルス遅延回路の動作原理

アクティブパルス遅延回路はCR回路およびシュミットトリガインバータによって構成される(図6.2ブロック0)。アクティブパルス遅延回路の入力端子 V_{in} の電圧が0VからHIGH(今回の実装においては5V)に切り替わることにより、出力端子 V_{out} の電圧がHIGHから0Vへと切り替わる。また、出力の切り替わり後に一定時間(今回の実装においては0.1ms)経つとキャパシタの充電が終わり、シュミットトリガインバータへの入力電圧が下がるため、 V_{out} の電圧が0VからHIGHに戻る。アクティブパルス遅延回路を複数個接続すると、各回路が1回ずつ順番に0Vのパルスを出力することになる(図6.2)。

本システムにおける各ブロックは、アクティブパルス遅延回路を内蔵する(図6.2)。積み重ねられたブロックは、底面におけるパルスの印加をトリガとして、最下段から順にパルスを出力する。本システムは、パルスが出力されている時間の測定により、積み重ねられたブロックの段数を識別する。

6.3 抵抗を用いた種類識別

本システムは、図6.2の R_{ref} における電圧降下 $V_{R_{ref}}$ を測定し、測定結果に基づきブロックの種類を識別する。識別には、個々のブロックに内蔵される種類識別抵抗 R_n が変わると、これに応じて $V_{R_{ref}}$ が変わることを利用する。 $V_{R_{ref}}$ は、電源電圧 V_{CC} 、ダイオードの順方向電圧 V_{diode} 、基準抵抗 R_{ref} および R_n を用いて、次式で表される。

$$V_{R_{ref}} = \frac{R_{ref}}{R_{ref} + R_n} \times (V_{CC} - V_{diode}) \quad (6.1)$$

なお、任意の異なる2種類の種類識別抵抗 R_n による $V_{R_{ref}}$ の差は、測定器の分解能以上でなければならない。そこで、本システムにおいて、任意の2種類のブロックにおける $V_{R_{ref}}$ の差が一定かつ分解能以上となるように R_n を選択した。また、種類識別に使用できる電圧は $V_{CC} - V_{diode}$ であり、その電圧を最大限使用できるようにした。以下に R_n の選択式を示す。

$$V_{R_{ref}} R_n = V_{CC} - V_{diode} \quad (6.2)$$

$$dV = \frac{V_{R_{ref}} R_n}{N} > V_{res} \quad (6.3)$$

$$R_n = V_{R_{ref}} R_n \frac{R_{ref}}{(V_{R_{ref}} R_n - n \times dV)} - R_{ref} \quad (6.4)$$

ここで、 $V_{R_{ref}} R_n$ は R_{ref} および R_n における電圧降下の和、 N は識別したい種類数、 V_{res} は測定器の分解能、 dV は任意の2種類のブロックにおける V_{ref} の差を表す。また、 n はブロックの種類を表す0以上の整数である。

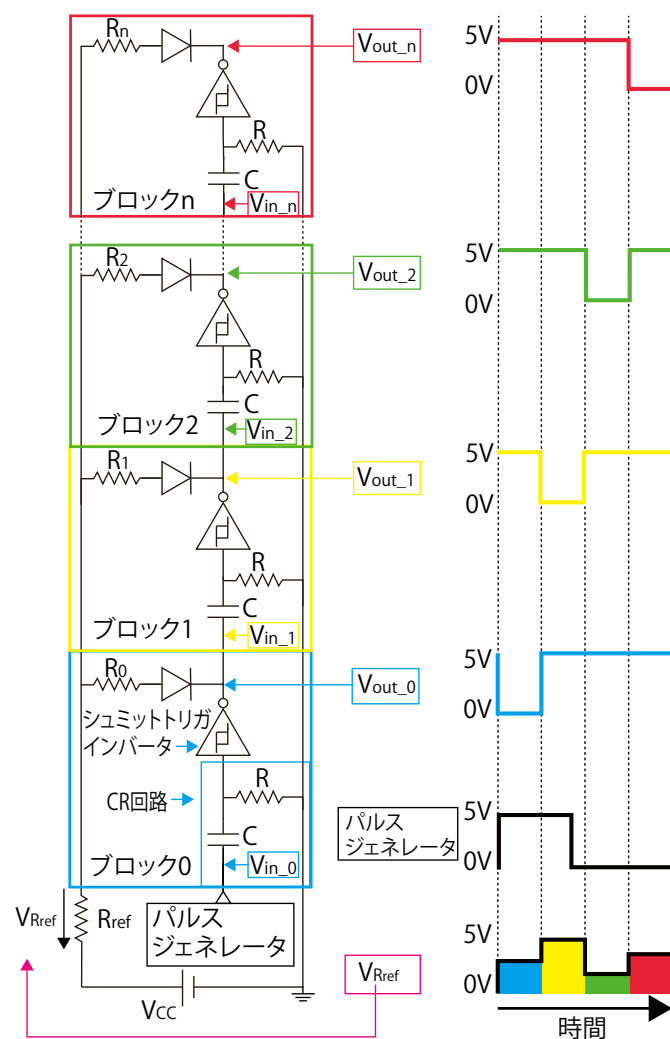


図 6.2: 複数接続されたアクティブパルス遅延回路およびパルスの印加に対する出力パルスの時間変化. なお, シュミットトリガインバータに接続される V_{CC} および GND 端子は省略している.

6.4 センサ付きブロック用識別回路

図 6.2 における識別回路の抵抗を抵抗値変化型のセンサに取り換えることにより，そのセンサ値を測ることができる．一方，この場合において，複数種類のセンサを使用する場合は，どのセンサがどの位置に接続されているかを識別できない．これに対して，種類 n のブロックにおける各センサの抵抗 (R_{sn}) が変化した際に，ブロックの合成抵抗 (R_C) が変化する範囲が，センサの種類によって異なるようにすればよい．これを実現するためには，図 6.3 ように抵抗とセンサを接続すればよい．この時，合成抵抗は，

$$R_C = R_n + \frac{R_x \times R_{sn}}{R_x + R_{sn}} \quad (6.5)$$

となる．ここでセンサの抵抗の変化範囲を $0 \leq R_{sn} \leq \infty$ と仮定すると，合成抵抗の変化の範囲は，

$$R_n \leq R_C \leq R_n + R_x \quad (6.6)$$

である．ここで，種類 $n = 0$ のブロックにおける抵抗 R_0 を 0Ω と仮定した場合， $R_{n+1} = R_n + R_x$ となるように， R_n の値を決めることにより，抵抗の変化の範囲がセンサの種類によって異なるようになる．

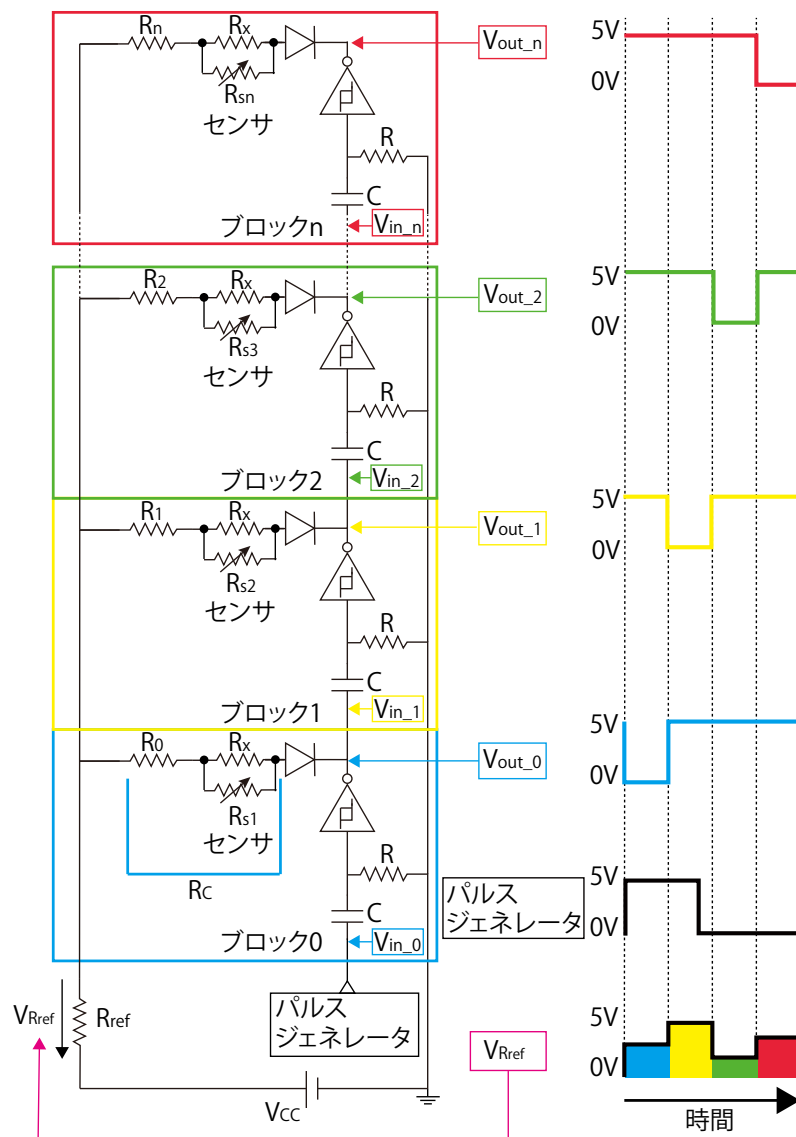


図 6.3: センサ付きブロック用識別回路. なお, シュミットトリガインバータに接続される V_{CC} および GND 端子は省略している.

第7章 アクティブパルス遅延回路に基づくインタラクティブブロックシステムの実装

アクティブパルス遅延回路に基づくインタラクティブブロックシステムは、アクティブパルス遅延回路を内蔵したブロックおよびパルス測定ハードウェア、および作製したハードウェアを用いて3Dモデリングを行えるアプリケーションから構成される(図7.1)。これらの実装を述べる。

7.1 ブロック

本節において、識別抵抗の異なる色付きブロックおよびセンサを内蔵したブロックについて述べる。

7.1.1 色付きブロック

アクティブパルス遅延回路を内蔵したブロック(図7.2)を作製した。ブロックは、回路を入れるための筐体(付録A.1, A.2)、ブロックの上面および底面に取り付けるマグネット式電極(図7.3左および中央)、およびアクティブパルス遅延回路(図7.3右)によって構成される。マグネット式電極はUSBケーブル(Oraf, Rotating Magnetic Data Cable)に用いられているものである。また、アクティブパルス遅延回路において使用される素子は、キャパシタ(100 pF, エラー率5%), 抵抗器(1 M Ω , エラー率1%および種類識別用抵抗エラー率1%), シュミットトリガインバータ(TOSHIBA, TC4584BP, 6回路入り, 1回路のみ使用)である。これらの素子を使用した際にブロックから出力されるパルスの幅は約0.1 msであった。また、現在回路に使用している素子の価格の合計は43円である。なお、表面実装用の素子(シュミットトリガインバータ: 74AHC1G14GW (Nexperia), ダイオード: M4A (HY Electronic Corp), MLCC: 100 pF (Murata), SMDレジスタ: 1 M Ω および種類識別用(RS PRO))を用いた場合は、5円[アー20]である。DIP素子を用いた場合および表面実装の素子を用いた場合の基板サイズを図7.4に示す。基板の両面に素子を配置することにより、より小さなサイズに実装できる。

今回の実装では、式6.2–6.4に基づき、異なる8種類の抵抗を内蔵するブロックを作製した。また、ブロックを種類毎に色分けした。まず、式6.2–6.4における変数にはそれぞれ、 $V_{CC} = 5\text{ V}$, $V_{diode} = 0.6\text{ V}$, $N = 8$, $R_{ref} = 10\text{ k}\Omega$ を代入した。次に、 $n = 0\text{--}7$ とした計算

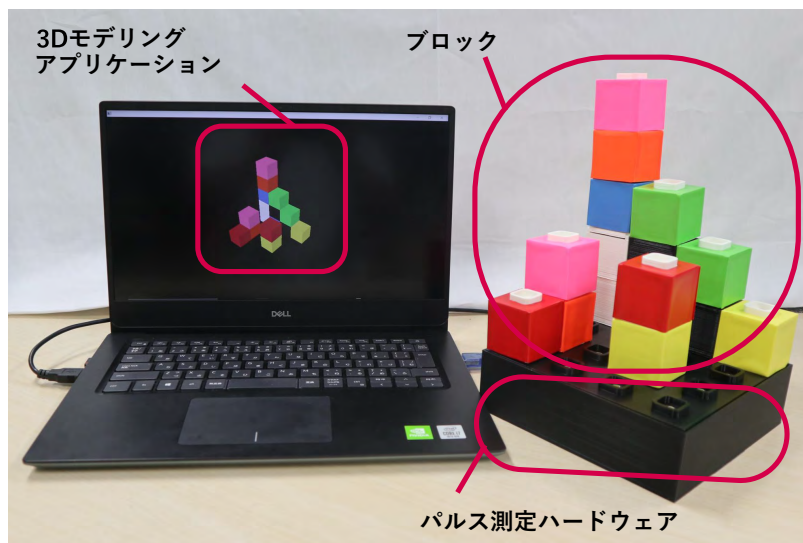


図 7.1: アクティブパルス遅延回路に基づくインタラクティブブロックシステムの構成.



図 7.2: 作製したブロック. 左) 上面, 右) 底面.

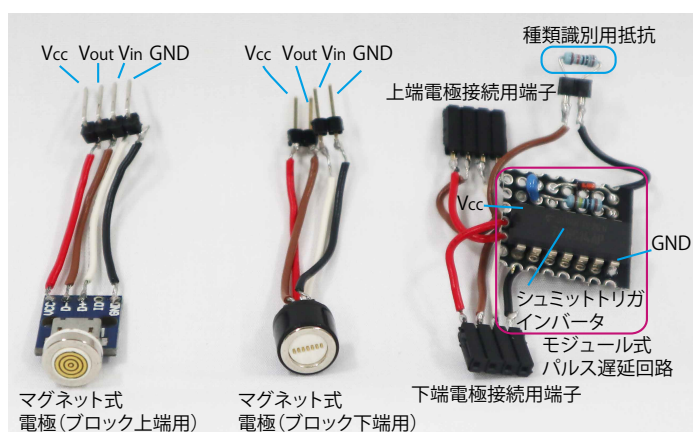


図 7.3: ブロックに内蔵する部品.

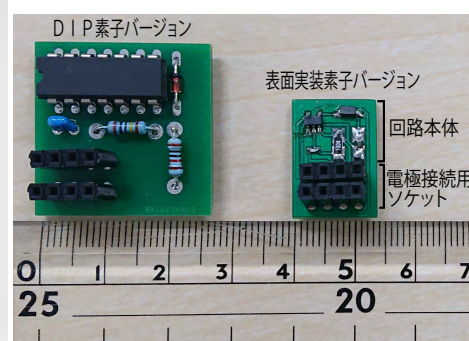


図 7.4: 作製した 2 種類の PCB 基板.

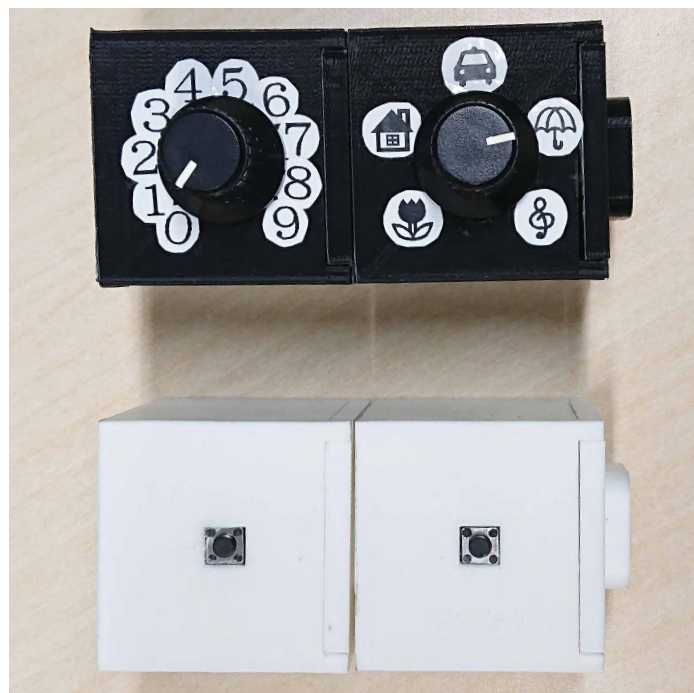


図 7.5: 作製したセンサ付きブロック．上) ダイアル付きブロック，下) スイッチ付きブロック．

結果に近い抵抗を E24 系列の抵抗から選択した．結果として，黒色には $R_0 = 0\Omega$ ，緑色には $R_1 = 1.5\text{k}\Omega$ ，オレンジ色には $R_2 = 3.3\text{k}\Omega$ ，青色には $R_3 = 6.2\text{k}\Omega$ ，ピンク色には $R_4 = 10\text{k}\Omega$ ，赤色には $R_5 = 16\text{k}\Omega$ ，黄色には $R_6 = 30\text{k}\Omega$ ，白色には $R_7 = 68\text{k}\Omega$ を取り付けた．

7.1.2 センサ付きブロック

同一のセンサを複数個接続して使用することを想定し，図 6.2 の識別回路における識別抵抗に抵抗変化型のセンサを取り付けたブロックを作製した（図 7.5）．ダイアル付きブロック（図 7.5 上）には，センサとして， 0Ω – $100\text{k}\Omega$ の範囲において変化するポテンショメータを使用している．また，スイッチ付きブロック（図 7.5 下）のスイッチには 0Ω と数 $\text{M}\Omega$ の 2 値を切り替えることのできるものを使用した．

7.2 パルス測定ハードウェア

パルス測定ハードウェアは，電圧測定器およびパルスジェネレータとしての多機能測定器 (Digilent, Analog Discovery 2)，5 V 電源およびマルチプレクサのコントローラとしてのマイクロコントローラ (Arduino Srl, Arduino UNO Rev3)，マルチプレクサ (SparkFun, CD74HC4067) および 16 個のリードリレー (FUJITSU SEMICONDUCTOR, FRL-644D05 / 1AS 5V) から成

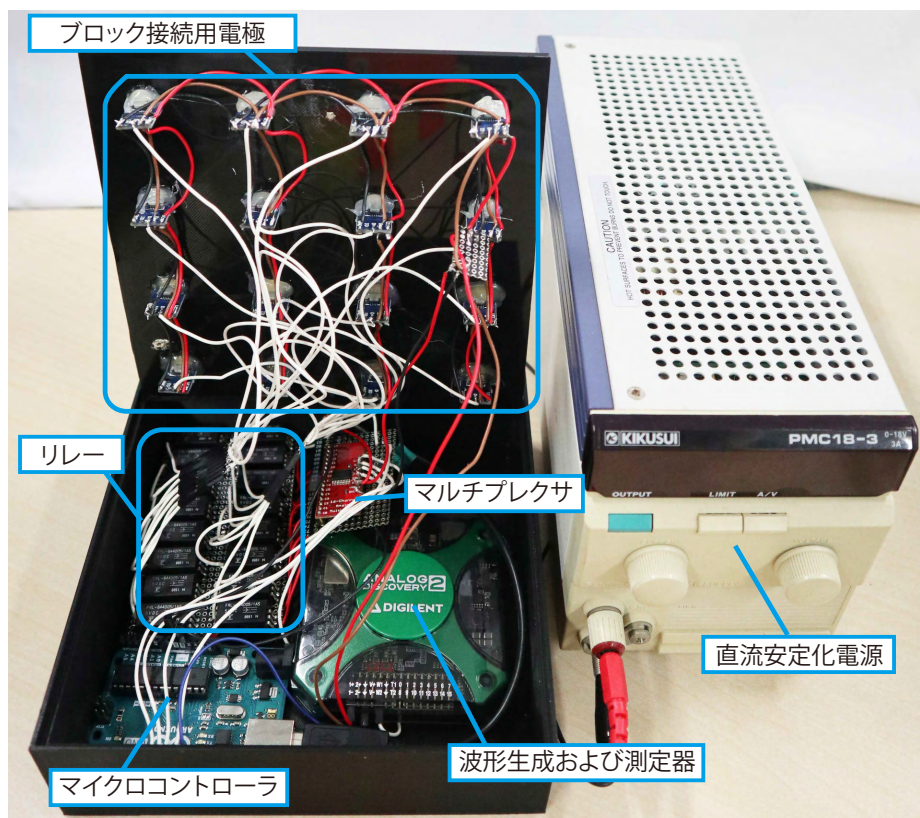


図 7.6: パルス測定ハードウェア.

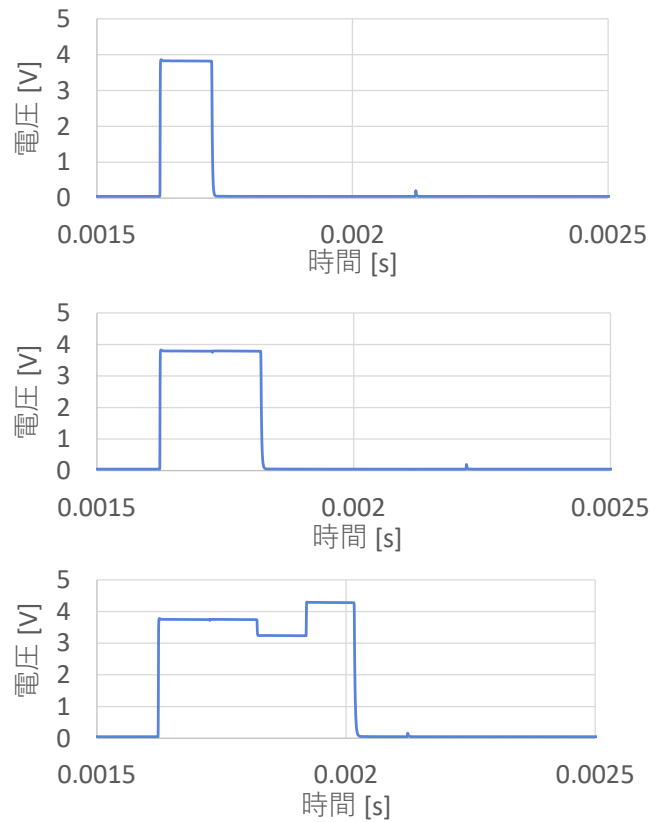


図 7.7: 測定電圧. 上) 1 段のブロックの測定電圧, 中央) 同一種類のブロックを 2 段積み重ねた際の測定電圧, 下) 1 段目 2 段目は同一種類, 3 段目 4 段目は異なる種類のブロックを積み重ねた際の測定電圧.

る (図 7.6). これらのハードウェアを構成する部品は 3D プリントされた筐体に内蔵される (付録 B.1, B.2). また, 20 個以上のブロックを使用する場合において, Arduino 電源の定格電流 (200 mA) 以上の電流を必要とするため, 直流安定化電源 (KIKUSUI, PMC18-3) (図 7.6 右) を使用した. なお, マルチプレクサは, 測定したいブロック列に接続されたリードリレーをオンにする. マルチプレクサを介して電圧を印加すると抵抗 (約 $70\ \Omega$) の影響を受けて印加電圧が減衰するため, 接点接触抵抗が $150\ \text{m}\Omega$ であるリードリレーを使用した. その後, パルスジェネレータからブロック列には, パルス幅 $0.5\ \text{ms}$ の矩形パルス印加する. システムは, サンプル周波数 $2\ \text{MHz}$ において電圧測定器を使用して, R_{ref} に加わる電圧を測定する. 電圧測定器は 8000 個の測定電圧をバッファリングして PC に送信する.

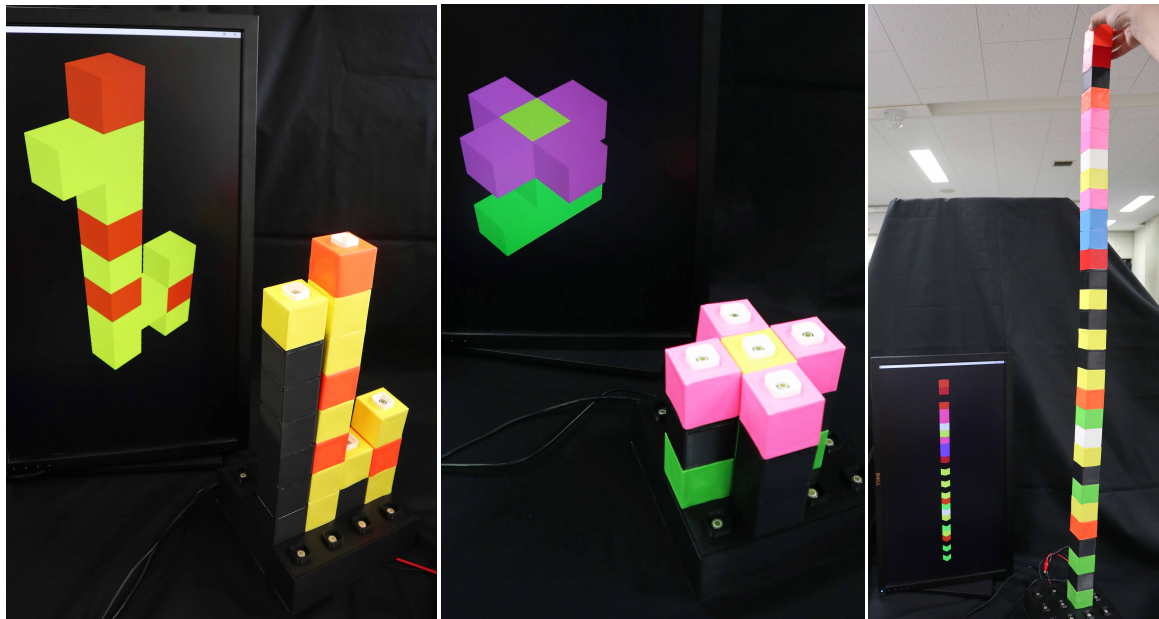


図 7.8: 3D モデリングアプリケーションを用いて作製した作品. 左) キリン, 中央) 花, 右) タワー. キリンおよび花において黒色のブロックを透明なブロックとして扱った.

7.3 アプリケーション

作製したハードウェアを用いて 3D モデリングアプリケーションおよびセンサ付きブロックを用いたアプリケーションを作製した.

7.3.1 3D モデリングアプリケーション

作製したハードウェアを用いて 3D モデリングを行えるようにするアプリケーションを作製した. このアプリケーションは, プログラム言語として Python 3.7.6, 描画ライブラリとして OpenGL 4.6.0 を用いて作製された. アプリケーションは電圧測定器から送信された測定電圧 (図 7.7) が閾値 (今回は 0.4 V) 以上となる時間を用いてブロックの段数を識別する. また, 各ブロックにおける電圧値と閾値を比較することによりブロックの種類を識別する. このため, 全種類のブロックの電圧を予め測定し, その電圧を基準として ± 0.2 V を閾値とした. ハードウェア 16 箇所のブロック列を測定し, アプリケーションが画面を更新するまでの時間は, 0.3 s である.

アプリケーションを用いて 3 つの作品を作製した (図 7.8). キリン (図 7.8 左) には, 20 個, 花 (図 7.8 中央) には 15 個, タワー (図 7.8 右) には 30 個のブロックを使用した. キリンおよび花において黒色のブロックを透明に描画した. 今後, アプリケーションと現実のブロックの見た目を揃えるために, 透明を意味するブロックを透明の素材 (例えば, アクリル,

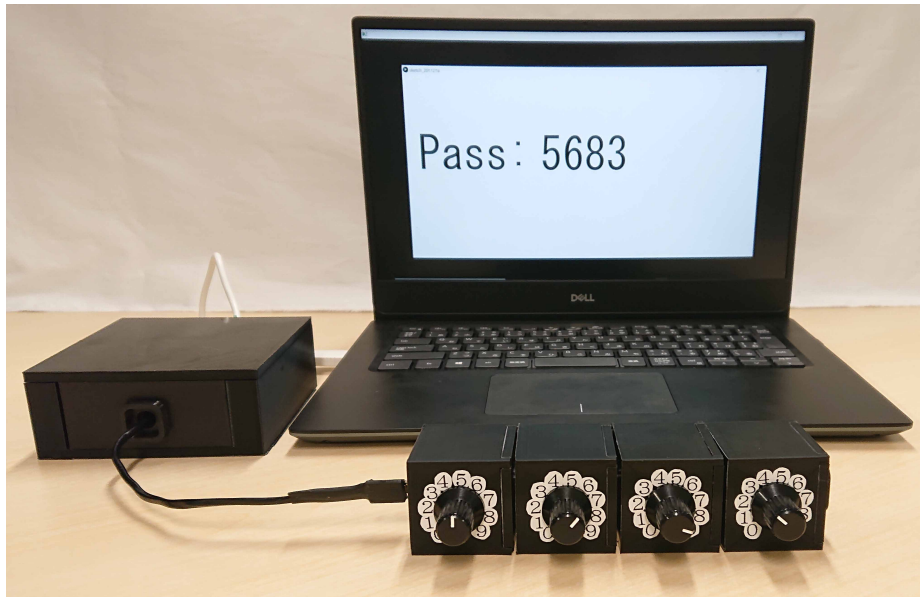


図 7.9: ダイヤルブロックを用いたパスワード入力アプリケーション.

透明レジン)を用いて作製する予定である. なお, タワーの作製により, システムが 30 段のブロックを識別できることを確認した (図 7.8 右).

7.3.2 センサ付きブロックのアプリケーション

ダイヤル付きブロックおよびスイッチ付きブロック (図 7.5) を用いて作製したアプリケーションを述べる. また, センサ付きブロックを用いたアプリケーションのアイデアを述べる.

パスワード入力

作製したダイヤル付きブロックのアプリケーションとして, パスワード入力アプリケーションを作製した (図 7.9). パスワードとして数字以外に, 図形を使用することができるため, EpisoPass [増井 13] のような記憶しやすいパスワードを作製できることが期待できる. また, 接続個数を変えられることから, 可変長のパスワードの入力が可能である.

ピアノ

スイッチ付きのブロックのアプリケーションとして, スイッチを押すことにより, ブロックの接続位置に応じた音階の音が鳴るピアノアプリケーションを作製した (図 7.10). ブロックの接続個数を変えられるため, 好きな鍵盤数に調節することができる.

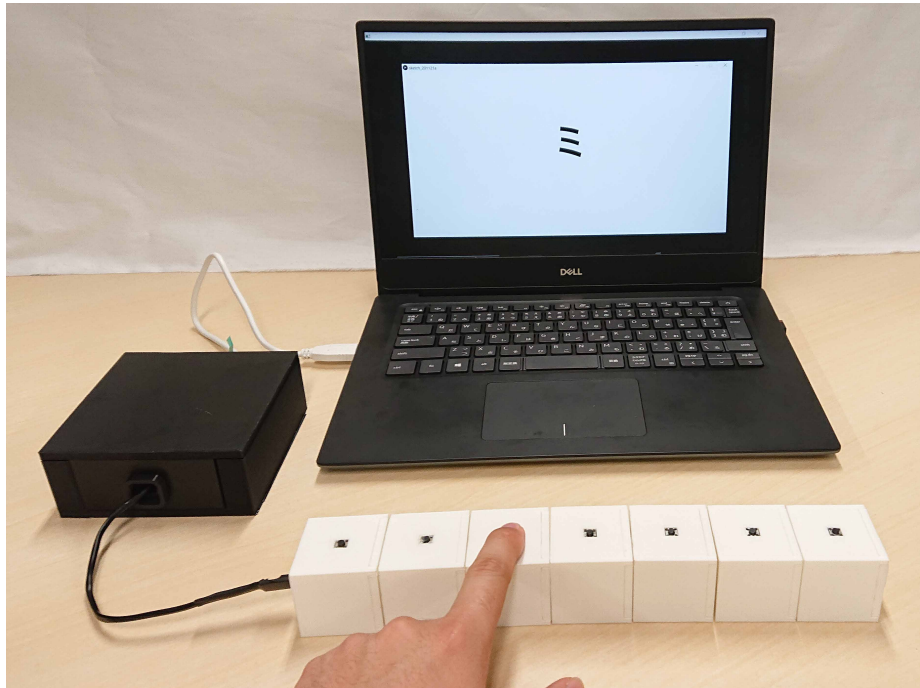


図 7.10: スイッチ付きブロックを用いたピアノアプリケーション.

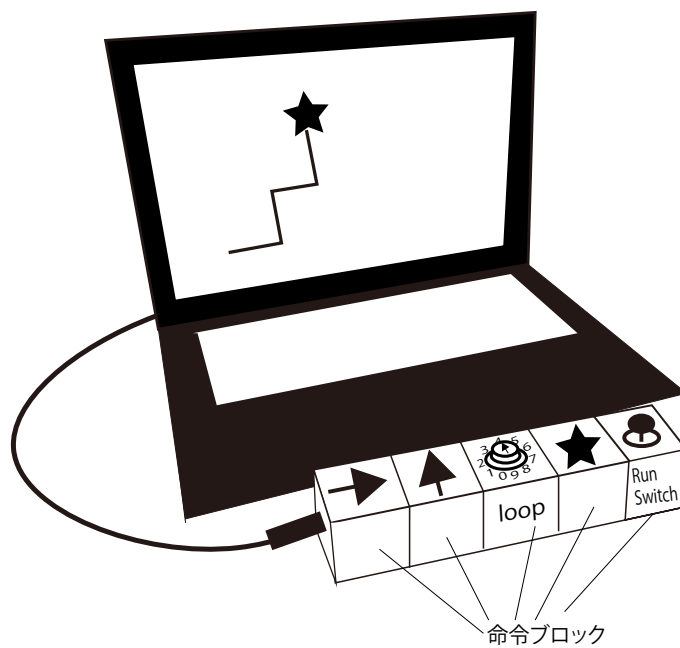


図 7.11: タートルグラフィックスアプリケーション.

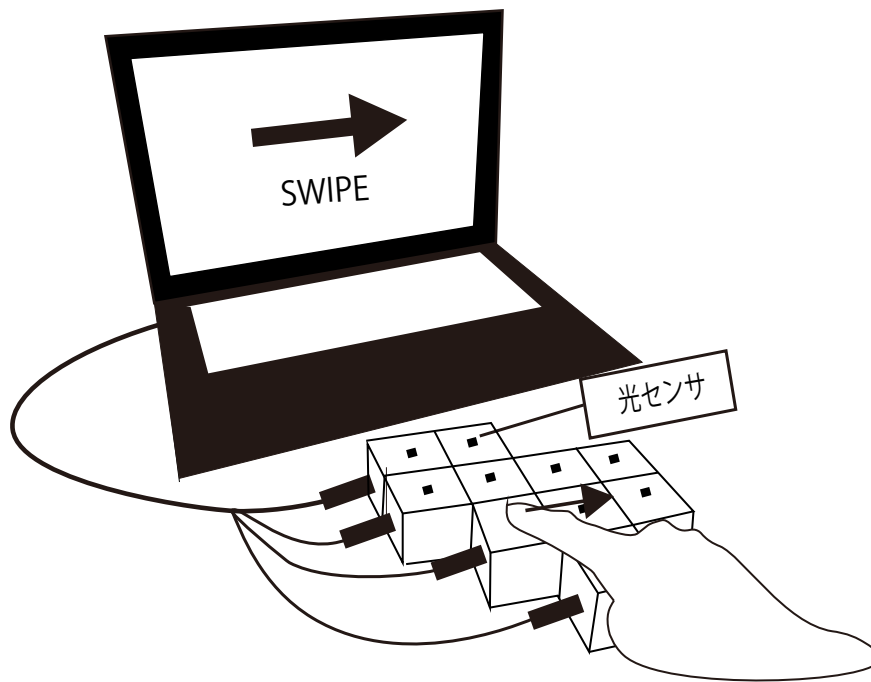


図 7.12: 好きな形状にできるタッチパネル.

タートルグラフィックス

ダイヤル付きブロック、スイッチ付きブロックおよびセンサなしのブロックを用いることにより、タートルグラフィックスアプリケーションを作製できると考えられる。図 7.11 における命令ブロックは、描く線、図形、繰り返し回数または描画の実行を指定する。繰り返し回数はダイヤル付きブロックなどを用いて、可変にすることができる。また、実行ボタンを用意することにより、ユーザの好きなタイミングにおいて、グラフィックスの描画を実行することができると考えられる。

タッチパネル

また、光センサを内蔵したブロックを用いて、好きな形状に組み合わせることができるタッチパネルを作製できると考えられる（図 7.12）。各ブロックに内蔵された光センサの抵抗値を測ることにより、ユーザの指の動きを追跡することが可能となると考えられる。図 7.12 においては、ブロックは 2 次元形状であるが、立体形状に配置することも可能であると考えられる。

第8章 アクティブパルス遅延回路に基づくシステムの性能評価実験

作製したブロックおよびパルス測定ハードウェアの性能を評価するための実験を行った。これらの実験において、電源には Arduino UNO の 5 V 電源ではなく、安定した電源を確保するために、直流安定化電源（KIKUSUI, PMC18-3）を使用した。

8.1 実験 1：識別可能な種類数の計測

測定実験のために、式 6.2–6.4 に基づき、種類識別抵抗を作製した。種類識別抵抗には、誤差率 1% の E24 系の抵抗を 1 個または 2 個使用した。また、作製した種類識別抵抗の値は、計算結果から最大 1% の差がある。そのため、計算結果からの差、および抵抗の持つ誤差を考慮すると、最大 2% の差が発生する。2% の誤差によって発生する R_{ref} における電圧降下の差をシミュレータを用いて計算した結果、最大 ± 0.022 V となった。つまり、 $0.022 \times 2 = 0.044$ V 刻みにおいて R_{ref} における電圧降下が変化するように、種類識別抵抗を選択すれば、測定される電圧に重複がない。そこで、0.044 V 刻みにおいて電圧降下が変化するように、式 6.2–6.4 における変数を、 $V_{CC} = 5$ V, $V_{diode} = 0.6$ V, $N = 100$, $R_{ref} = 10$ k Ω , $n = 0$ –99 とし、100 種類の抵抗を作製した。

作製した抵抗を 1 つのブロックに取り付け、測定ハードウェアを用いて R_{ref} における電圧降下を測定した（図 8.1）。図 8.1 において青が実測値、オレンジがシミュレーション値（LTSpice XVII）である。実測値における種類間の最小の電圧の差は、0.032 V、最大の電圧の差は 0.055 V であった。つまり、理論値の 0.044 V を基準として、 -0.012 V および $+0.011$ V の差があった。この結果は、素子の誤差による差の範囲内であった。一方、実測値とシミュレーションの差は抵抗値の増加に伴って大きくなり、最大の差は 0.049 V であった。この結果は、素子の誤差による差より大きい。この原因として、測定器の誤差、およびシミュレーションにおいて入力インピーダンスを考慮していないことが考えられる。

8.2 実験 2：段数に対する電圧の減衰の測定

ブロックを 20 段積み、ブロック底面の V_{in} 端子にパルスを印加した。その後、各位置（1 段目、2 段目など）のブロックにおいてパルスが出力された際に、 R_{ref} に加わる電圧を測定した。また、この測定を 20 段全てのブロックの種類識別抵抗が 0 Ω , 10 k Ω , 100 k Ω の 3 つの場

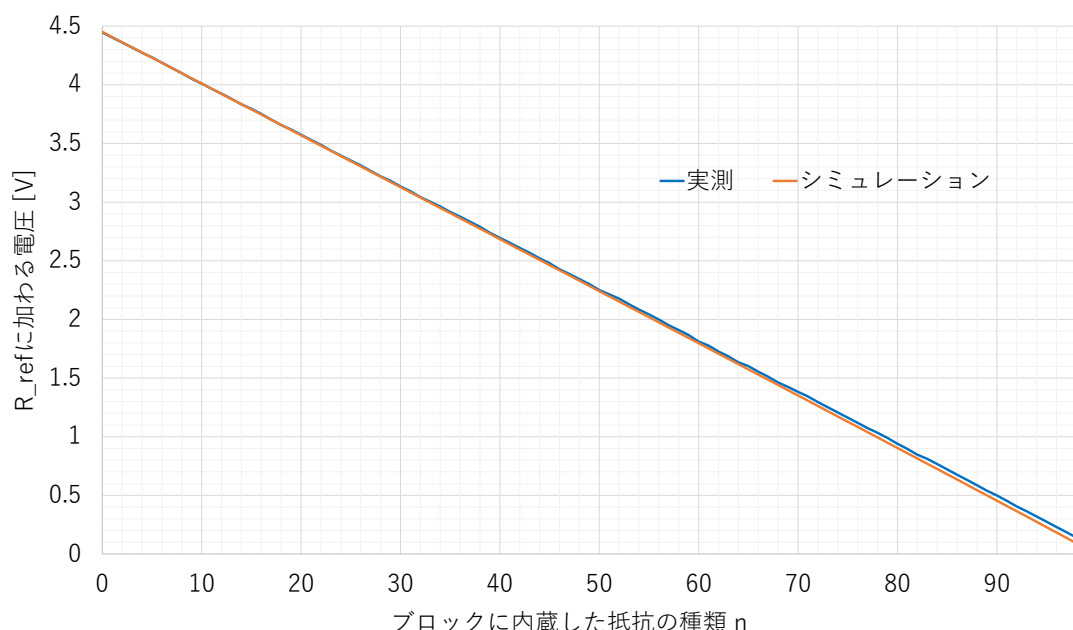


図 8.1: 100 種類 ($n = 0-99$) のブロックを 1 段積んだ際に測定される電圧.

合において測定した. その結果を図 8.2 に示す. 3 つの場合において, 高い位置になるほど, 測定される電圧が下がっていることが確認できる. それぞれの場合における最大の電圧および最小の電圧の差は, 0Ω において 0.127 V , $10\text{ k}\Omega$ において 0.060 V , $100\text{ k}\Omega$ において 0.012 V であった. 電圧が減衰する原因として, ブロックの電極による接触抵抗が考えられる. すなわち, 接続数が増えるほど抵抗値が加算されるため, 高段に位置するブロックほど測定電圧が減衰すると考えられる.

8.3 結果の考察

現在の実装では, 基準電圧 $\pm$ 数十 mV という閾値を用いて種類識別を行う. 実測値を基準電圧とした場合, 100 種類を閾値の範囲に重複なく測定できており, 1 段であれば 100 種類を識別できる. 一方, 高段のブロックの測定電圧には減衰があり, 最大は 0Ω における 0.127 V である. このことから, 積み重ね個数が 20 段までの場合は, 抵抗の誤差と電圧の減衰を考慮した, 基準値 $+0.022\text{ V}$ および $-0.149\text{ V}(= -0.022 - 0.127)$ を閾値として, $0.171\text{ V}(= 0.022 + 0.149)$ を刻み幅とした 25 種類 ($25.7 = 4.4/0.171$) が識別できると考えられる. また, この結果より, 識別可能な種類数を算出する式を導いた.

$$N = \frac{4.4\text{ V}}{0.044\text{ V} + 0.0067\text{ V} \times (L - 1)} \quad (8.1)$$

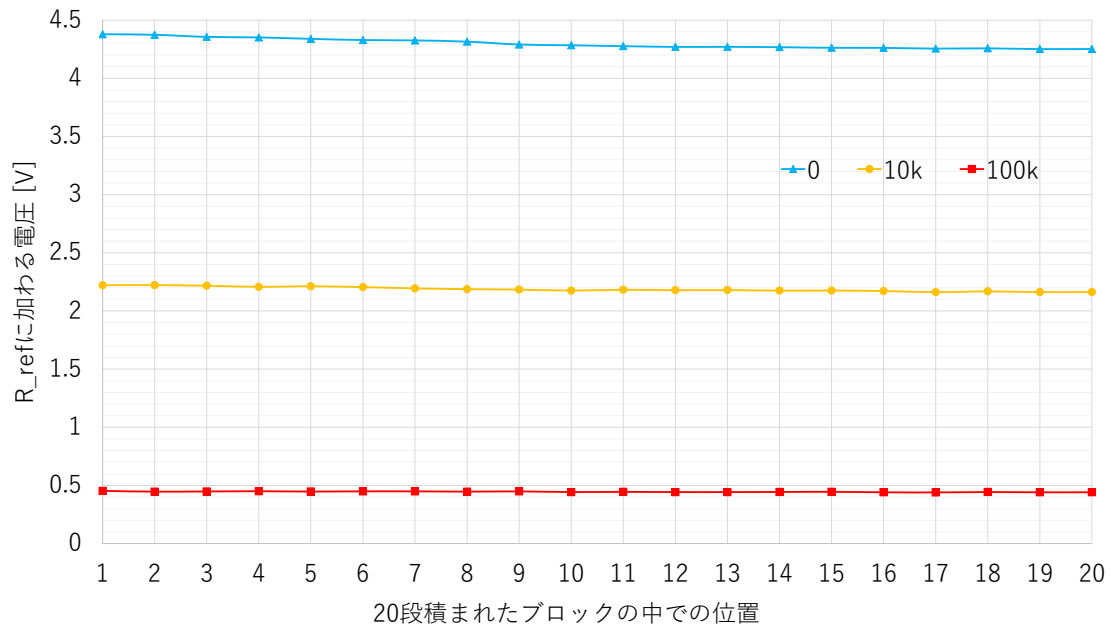


図 8.2: 20 段積んだブロックの各位置において測定される電圧.

ここで、 N は種類数、 L は段数、 4.4 V は種類識別に使用できる電圧の範囲、 0.044 V は抵抗の誤差による電圧の誤差、 0.0067 V は積み重ね段数に対して減衰する電圧を表す. この式を用いて計算すると、30 段では 18 種類のブロックを識別できる可能性がある.

さらに、識別結果より、高段における電圧の減衰は、抵抗が小さいほど大きいことが分かった. このことから、抵抗が小さい場合は間隔を広く、大きい場合は狭く閾値を設け、閾値に合った種類識別抵抗を選択することにより、識別可能なブロックの種類を増やせると考えられる.

第9章 議論

本章において、はじめに既存システムおよび本研究における2つの識別システムの比較を述べる。次に、ブロックおよび測定ハードウェアの実装を議論する。さらに、インタラクティブブロックシステム以外の装置への応用を議論する。最後に、作製したブロック構造物の共有および複製を議論する。

9.1 既存システムおよび本研究におけるシステムの比較

本研究において、パッシブパルス遅延回路およびアクティブパルス遅延回路を用いて、ブロック構造の識別を行った。これら2つの識別システム（以降、本研究におけるシステム）および既存システム（マイクロコントローラを内蔵するシステム）の比較を表9.1に示す。表9.1において、素子の価格（3000個）は、ブロック1つを作製するために必要な素子を3000個購入した場合の価格[アー20]である。また、素子の価格（単価）は、3000個購入した場合において、ブロック1つあたりに内蔵される素子の合計価格である。

表9.1より、本研究におけるシステムは、既存システムに対して識別可能な段数および種類数が少ないことが分かる。この原因として、本研究におけるシステムにおいて種類識別に電圧値を用いるため、段数による電圧の減衰が識別可能な段数および種類数に影響することが考えられる。また、本研究におけるシステムは、大量のブロックを使用する場合において、ブロックに内蔵する素子の価格を抑えることが可能であることが分かる。このことから、ブロックのコストを下げるという本研究の目的が達成できていることが分かる。さらに、本研究におけるパッシブパルス遅延回路を用いるシステムは、既存システムおよびアクティブパ

表 9.1: 既存システム（マイクロコントローラを内蔵するシステム）および本研究における2つの識別システムの比較。

	既存システム	パッシブパルス遅延回路	アクティブパルス遅延回路
段数, 種類数	無限, 1-無限	6 段程度, 1-4 種類	30 段以上, 1-100 種類
電極数 (上面, 底面)	4 極, 4 極	2 極, 2 極	4 極, 4 極
素子の価格 (3000 個)	90,000 円	3,000 円	15,000 円
素子の価格 (単価)	30 円	1 円	5 円
種類の識別	デジタル信号	キャパシタの値	抵抗の値

ルス遅延回路を用いるシステムと比較して、必要な電極数が少ないため、電極によるブロックの大きさの制限が少なく、小型化が容易であると考えられる。そして、本研究におけるシステムは、種類識別の方法が既存システムと異なる。既存システムはデジタル信号を用いて種類を識別するため、種類を表すデータをマイクロコントローラに書き込む必要がある。そのため、既存システムにおいて、ユーザによるブロックの種類の変更が難しい。一方、本研究におけるシステムはキャパシタまたは抵抗の値を用いて種類を識別するため、物理的なキャパシタまたは抵抗を入れ替えることによって、種類の変更が可能である。そのため、素子の差し替えが可能なブロックを作製することによって、ユーザによって種類を変更可能なシステムを作製可能である。さらに、6.4節および7.3節に示したように、アクティブパルス遅延回路を用いるシステムにおいては、種類識別に使用する抵抗を抵抗変化型のセンサに入れ替えることも可能である。

9.2 マイクロコントローラとアクティブパルス遅延回路の組み合わせによる識別回路

表 9.1 より、マイクロコントローラ自体はそれほど高価でないことから、既存システムにおいてブロックの作製コストが高い原因として、多機能であることが考えられる。マイクロコントローラを用いた場合においても、一列に積まれたブロックの段数および種類を識別するだけであれば、システム全体の価格は抑えられる可能性がある。例えば、アクティブパルス遅延回路を用いて順番にマイクロコントローラの電源を入れ、各マイクロコントローラから種類を表すデジタル信号を出力するような仕組みを用いることにより、ブロック構造が識別できると考えられる。デジタル信号を用いることにより、電圧の減衰が識別可能な段数および種類に与える影響が少ないため、アクティブパルス遅延回路と比較し、多段多種のブロック構造が識別可能であると考えられる。さらに、ブロック 1 個に内蔵される回路を 30–40 円において構成できると考えられる。このような、マイクロコントローラとアクティブパルス遅延回路の組み合わせによる識別回路を今後の展望とする。

9.3 ブロックの実装

ブロックの種類数、形状、電極およびパルスの遅延時間の議論を述べる。

9.3.1 種類数

本研究におけるシステムを用いて 3D モデリングを行うためには、最低 2 種類のブロックを識別できることが重要である。2 種類のブロックのうち 1 種類をアプリケーションにおいて、透明とすることにより、宙に浮いた構造を表現できるためである。ただし、LEGO [The20a] に使用されている色 [How21] は 100 種類以上であることから、段数を問わず 100 種類程度の

識別ができることが目標である。また、Minecraft [Moj20] では、様々なテクスチャを持つブロックが使用されていることから、ゲームの世界を表現するような場合において、より多くの種類のブロックを識別できる必要があると考えられる。

9.3.2 ブロックの形状

本研究におけるブロックは、立方体形状である。一方、LEGO [The20a] などのブロック玩具において扱われる形状には、直方体、タイル、乗り物、動物、植物、人型など様々である。本研究の識別手法において、ブロックの種類にそれらの形状を対応させることにより、様々な形状のブロックを識別できると考えられる。ただし、回転を識別できないため、回転対称の形状であることが望ましい。回転対称ではない場合、コネクタの形状を工夫し、特定の方向以外に接続できないようにすることによって、アプリケーション上の表示と現実のブロックの向きを対応させることができると考えられる。

また、ブロックの大きさも組み立て作業に影響を与えると考えられる。現実装におけるブロックは一辺が4cmであり、図7.8右のように30段積み重ねると1.2mとなる。そのため、大量のブロックを用いて細かい表現をするためには、大きなスペースを必要とする。本研究における手法は、回路の部品数が少なく、小型化が容易であると考えられるため、既存のLEGOブロックと同等のサイズまで、小型化することを今後の目標とする。

さらに、本研究において、子供たちがブロックを用いて遊ぶシステムの実現を目標の一つとしていた。このシステムを実現するためには、隣り合うブロック同士を接続できる必要があると考えられる。現在のシステムは、隣り合うブロックが接続していないため、作製したモノを台座から取り外して手に持って遊ぶことができない。隣り合うブロックの接続ができ、さらに、そのブロックの識別が可能となれば、穴の開いた形状を識別できるようになる。現在のシステムにおいて、穴の開いた形状を表現するためには、空間を表すブロックを使用する必要があるため、作りたいモノと実際に作るモノに差がある。今後、隣り合うブロックの接続、および、接続したブロックの識別を可能とすることにより、ブロックを用いて遊ぶことのできるシステムを実現できると考えられる。

9.3.3 電極

作製した2種類のブロックにおいて、回転させても識別できるように、点対称に配置した電極、および同心円状に配置する電極を使用した。必要な電極数が少ない場合においては、点対称に配置した電極であっても問題ない。一方、点対称の配置は、必要最低限の電極数の2倍の電極数を必要とするため、電極数が多い場合は同心円状の配置がよいと考えられる。また、どちらの電極にもマグネット式の電極を使用した。組み替えた際に磁気によって緩みなく固定できることから、マグネット式の電極は、ブロックとの相性が良いと考えられる。

9.3.4 パルスの遅延時間

パルスの遅延時間は、パッシブパルス遅延回路においては、インダクタおよびキャパシタの値を変更することによって可能となる。これらの値を大きくすることによって遅延時間は長くなる。現在、パッシブパルス遅延回路において、6段1列のブロックの測定時間は0.14 msであることから、仮に100倍遅延させた場合において、1列を14 msにて測定可能である。

また、アクティブパルス遅延回路においては、CR回路におけるキャパシタおよび抵抗の値を変更することによって遅延時間を調節可能である。これらの値を大きくすることによって遅延時間は長くなる。現在、アクティブパルス遅延回路において、10段1列のブロックの測定時間は1 msであることから、仮に100倍遅延させた場合において、1列を100 msにて測定可能である。

これらのことから、遅延時間を長くした場合においても、本研究における2つのシステムは十分利用可能であると考えられる。

9.4 測定ハードウェアの実装

作製した2種類のシステムにおいて、台座の電極の切り替えには、マルチプレクサおよびリレーを使用している。そのため、電極数を増やすためには、追加のマルチプレクサおよびリレーを必要とする。測定電極の切り替え方法を工夫し、切り替え装置のいらない実装ができれば、台座もブロックと同様に、自由な形状に組み替えることができると考えられる。例として、アクティブパルス遅延回路において、1列目の最後のブロックの出力を2列目の1段目のブロックのトリガとする仕組みにすることが考えられる。

また、現在、高価（4万円程度）な測定器を使用しているが、ADコンバータおよびマイクロコントローラを用いることにより、パルス測定ハードウェアを安価な構成にて実現できる可能性がある。また、各ブロックにおけるパルスの遅延時間を長くすることにより、2 MHzより低いサンプリングレートを用いることができると考えられる。これにより、より安価な測定ハードウェアを使用できると考えられる。

さらに、現在アクティブパルス遅延回路を用いるシステムでは、20個以上のブロックを使用する場合において直流安定化電源を必要とする。使用するブロックの数が増えることによって、システムの動作に必要な電流が増えるため、さらに大型の電源が必要となる可能性がある。これは、台座の全ての電極において電源を共通としているためである。そのため、電源を共通とせずに、測定を行う電極のみの電源を入れる設計により、必要な電流の量を減らすことができる可能性がある。この場合、使用するブロックの個数ではなく、段数によって必要な電流の量が制限される。

9.5 インタラクティブブロックシステム以外の装置への応用

本研究における識別回路はインタラクティブブロックシステム以外の装置にも応用できると考えられる。本研究におけるアクティブパルス遅延回路は、ポテンショメータの値を測定

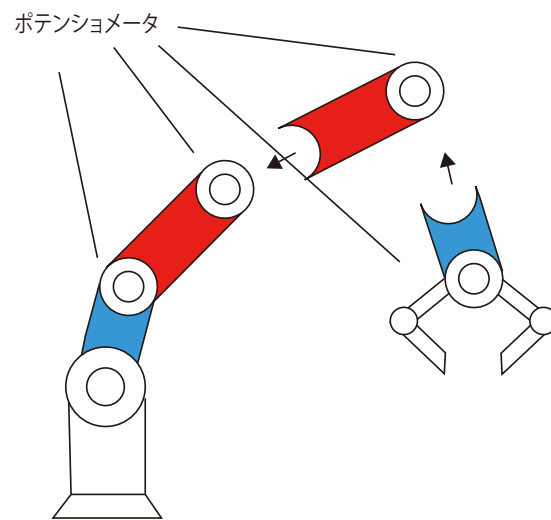


図 9.1: 自由に長さが変わられるロボットアーム.

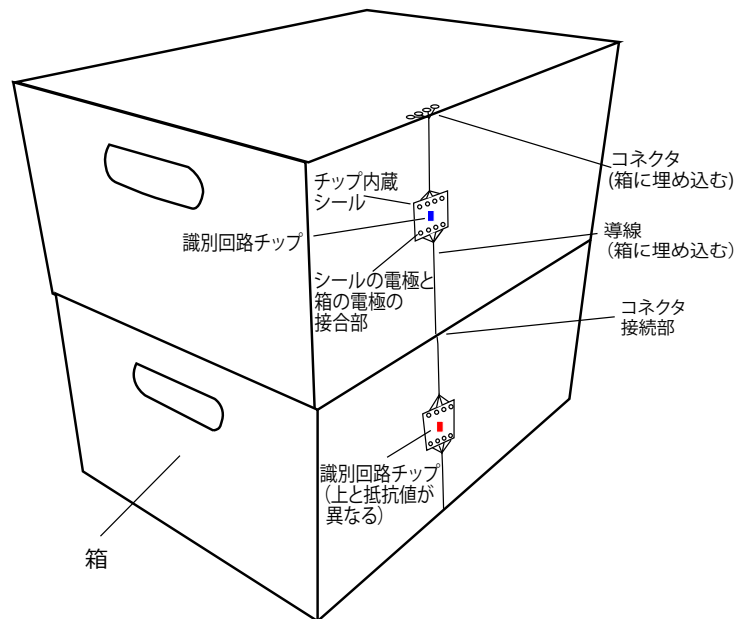


図 9.2: 積み重ね順を識別可能な収納ケース.

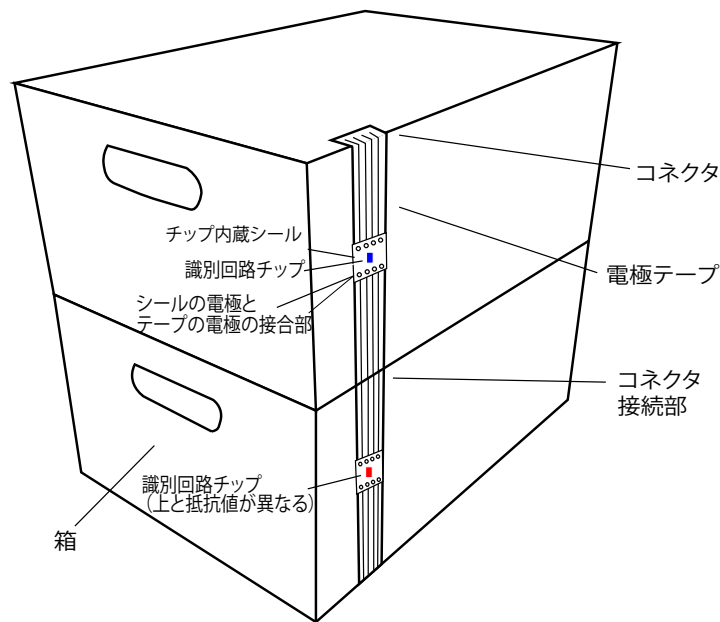


図 9.3: 識別回路および電極を取り付けおよび取り外し自由な積み重ね順を識別可能な収納ケース。

に利用することができる。そのため、図 9.1 に示すような、ロボットアームの各関節の回転角度の測定にも利用できると考えられる。さらに、ロボットアームの腕が取り外し可能であっても関節の回転角度なのかを識別できると考えられる、また、腕の長さが異なる場合（図 9.1 における赤または青の腕）であっても、腕の種類を識別できると考えられる。

さらに、ブロックに内蔵する回路をシール化することにより、収納ケースに貼り付け、収納ケースの積み重ね順を識別するシステムを作ることができると考えられる。ただし、上下のケースにおいて、電極が接続する必要があるため、電極を内蔵したケース（図 9.2）を用意する、または、電極を別のテープの形状において用意する（図 9.3）が必要であると考えられる。

9.6 ブロック構造物の共有および複製

本研究により、大規模なブロック構造を識別するための基盤を整えることができたと考えられる。さらに、作製したモノのデータの共有および複製が簡単にできれば、作製したモノを世界中の人が実際に使用できるようになると考えられる。現在、3D モデルの共有サービス（例えば、[Goo20, DMM20]）が多数存在することから、データの共有は可能である。一方、複製（3D プリント）の面においては課題がある。多くの人が使用できる家庭用の 3D プリンタは、一度にプリント可能な色が 1 色または 2 色である。そのため、複数色によって構成されるモデルを完全に複製することが難しい。また、現在の家庭用 3D プリンタは、3D プリン

タにおけるビルドプレートから浮いた構造を持つモデルを印刷することを苦手とする。このような問題が解決されることにより、作製したモノを複製し、誰もが実際に使用できるようになると考えられる。

第10章 まとめ

本研究において、既存のシステムにおける問題を解決し、大規模なモデリングを行うためのインタラクティブブロックシステムを開発した。そのためのアプローチとして、2種類の識別回路（パッシブパルス遅延回路およびアクティブパルス遅延）の設計、2種類のシステムの実装、および2種類のシステムの性能評価を行った。その結果、パッシブパルス遅延回路に基づくシステムにおいて6段2種類、アクティブパルス遅延回路に基づくシステムにおいて30段8種類を識別可能であることを示した。特に、アクティブパルス遅延回路に基づくシステムは、30段8種類より多くの種類および段数のブロックを識別できる可能性がある。また、本研究における識別回路を、センサ内蔵ブロックおよびブロックシステム以外（ロボットアームおよび収納ケース）へ応用できる可能性を示した。

今後、本システムを用いて、大量のブロックを用いた大規模なモデリングシステムを構築することにより、より自由なモデリングを実現できると考えられる。さらに、本システムを用いることにより、多くの人が夢やアイデアを簡単に形にできるようになれば、より豊かな世界を実現できると考えられる。

謝辞

本研究を進めるにあたり、志築文太郎先生、高橋伸先生、川口一画先生、ヴァシラケ シモナ先生には多くのご助言とご指導をいただきました。心から感謝致します。特に、志築文太郎先生には、常日頃より、研究の進め方、論文の執筆方法、研究発表の仕方など、数えきれないほど多くのご指導をいただきました。3年間の研究生活を乗り越え、本論文を執筆することができたのは、志築文太郎先生の丁寧かつ熱心なご指導があつてのことです。重ねて感謝致します。

また、インタラクティブプログラミング研究室の後輩、同期、先輩方には様々な面において多くのご助言をいただきました。特に WAVE チームの皆様にはチームゼミ、研究室内において、多くのご意見、アドバイスをいただきました。深く感謝致します。

最後に、修士論文執筆に至るまでの長い学生生活を、両親、そして、数えきれないほど多くの方々に支えていただきました。皆様のおかげでとても有意義な学生生活を送ることができました。私を支えてくださった全ての皆様に感謝申し上げます。ありがとうございました。

参考文献

- [柳原 20] 柳原直貴, 清佑輔, 志築文太郎. 磁力の異なるブロックを用いた種類の認識可能なブロック構造物認識システム. インタラクション 2020 論文集, pp. 236–241. 情報処理学会, 2020.
- [AFM⁺99] David Anderson, James L. Frankel, Joe Marks, Darren Leigh, Eddie Sullivan, Jonathan Yedidia, and Kathy Ryall. Building virtual structures with physical blocks. In *Proceedings of the 12th Annual ACM Symposium on User Interface Software and Technology*, UIST '99, pp. 71–72, New York, NY, USA, 1999. Association for Computing Machinery.
- [AIH⁺14] Masahiro Ando, Yuichi Itoh, Toshiki Hosoi, Kazuki Takashima, Kosuke Nakajima, and Yoshifumi Kitamura. StackBlock: Block-shaped interface for flexible stacking. In *Proceedings of the Adjunct Publication of the 27th Annual ACM Symposium on User Interface Software and Technology*, UIST '14 Adjunct, pp. 41–42, New York, NY, USA, 2014. Association for Computing Machinery.
- [BBR10] Patrick Baudisch, Torsten Becker, and Frederik Rudeck. Lumino: Tangible blocks for tabletop computers based on glass fiber bundles. In *Proceedings of the 28th Annual ACM Conference on Human Factors in Computing Systems*, CHI '10, pp. 1165–1174, New York, NY, USA, 2010. Association for Computing Machinery.
- [BFBH17] Peter Bennett, Mike Fraser, Duncan Boa, and Ben Hicks. InstructiBlocks: Designing with ambiguous physical-digital models. In *Proceedings of the Eleventh International Conference on Tangible, Embedded, and Embodied Interaction*, TEI '17, pp. 551–558, New York, NY, USA, 2017. Association for Computing Machinery.
- [BLCCL20] Simon Bourdeau, Annemarie Lesage, Béatrice Couturier Caron, and Pierre-Majorique Léger. When design novices and LEGO® meet: Stimulating creative thinking for interface design. In *Proceedings of the 2020 CHI Conference on Human Factors in Computing Systems*, CHI '20, pp. 1–14, New York, NY, USA, 2020. Association for Computing Machinery.
- [Bry14] Bryan Cera. Cubecube: A tangible CAD interface, 2014. <http://www.instructables.com/id/Cubecube-A-Tangible-CAD-Interface/> (2019 年 1 月 8 日閲覧) .

- [CMRB12] Liwei Chan, Stefanie Müller, Anne Roudaut, and Patrick Baudisch. CapStones and ZebraWidgets: Sensing stacks of building blocks, dials and sliders on capacitive touch screens. In *Proceedings of the 30th Annual ACM Conference on Human Factors in Computing Systems*, CHI '12, pp. 2189–2192, New York, NY, USA, 2012. Association for Computing Machinery.
- [DKA14] Minh Quan Duong, Yoshihiro Kawahara, and Tohru Asami. Design of touch-sensitive surface with arbitrary shape based on time-domain reflectometry using inkjet printing. In *Proceedings of 2014 IEEE Radio and Wireless Symposium*, RWS 2014, pp. 16–18, 2014.
- [DMM20] DMM. DMM.make クリエイターズマーケット, 2020. <https://make.dmm.com/market/>, (2020 年 12 月 27 日 閲覧) .
- [FIB95] George W. Fitzmaurice, Hiroshi Ishii, and William A. S. Buxton. Bricks: Laying the foundations for graspable user interfaces. In *Proceedings of the 13th Annual ACM Conference on Human Factors in Computing Systems*, CHI '95, pp. 442–449, New York, NY, USA, 1995. ACM Press/Addison-Wesley Publishing Co.
- [Gau14] David Gauntlett. The LEGO system as a tool for thinking, creativity, and changing the world. In *LEGO Studies: Examining the Building Blocks of a Transmedial Phenomenon*, Mark J. P. Wolf Ede, chapter 10, pp. 1–16. Routledge, New York, NY, USA, 2014.
- [GFCC12] Ankit Gupta, Dieter Fox, Brian Curless, and Michael Cohen. DuploTrack: A real-time system for authoring and guiding duplo block assembly. In *Proceedings of the 25th Annual ACM Symposium on User Interface Software and Technology*, UIST '12, pp. 389–402, New York, NY, USA, 2012. Association for Computing Machinery.
- [GKF⁺12] Wooi Boon Goh, L. L. Chamara Kasun, Fitriani, Jacquelyn Tan, and Wei Shou. The I-Cube: Design considerations for block-based digital manipulatives and their applications. In *Proceedings of the Designing Interactive Systems Conference*, DIS '12, pp. 398–407, New York, NY, USA, 2012. Association for Computing Machinery.
- [GMP⁺16] Oliver Glauser, Wan-Chun Ma, Daniele Panozzo, Alec Jacobson, Otmar Hilliges, and Olga Sorkine-Hornung. Rig animation with a tangible and modular input device. *ACM Trans. Graph.*, Vol. 35, No. 4, July 2016.
- [GOI98] Matthew G. Gorbet, Maggie Orth, and Hiroshi Ishii. Triangles: Tangible interface for manipulation and exploration of digital information topography. In *Proceedings of the 16th Annual ACM Conference on Human Factors in Computing Systems*, CHI '98, pp. 49–56, New York, NY, USA, 1998. Association for Computing Machinery.
- [Goo20] Google. Poly, 2020. <https://poly.google.com/>, (2020 年 12 月 27 日 閲覧) .

- [HLH⁺18] Meng-Ju Hsieh, Rong-Hao Liang, Da-Yuan Huang, Jheng-You Ke, and Bing-Yu Chen. RFIBricks: Interactive building blocks based on rfid. In *Proceedings of the 36th Annual ACM Conference on Human Factors in Computing Systems*, CHI '18, pp. 189:1–189:10, New York, NY, USA, 2018. Association for Computing Machinery.
- [How21] Ryan Howerter. Color list, 2021. <http://ryanhowerter.net/colors.php>, (2021 年 1 月 7 日 閱覽) .
- [HPC14] Dana Hughes, Halley Profita, and Nikolaus Correll. SwitchBack: An on-body RF-based gesture input device. In *Proceedings of the 2014 ACM International Symposium on Wearable Computers*, ISWC '14, pp. 63–66, New York, NY, USA, 2014. Association for Computing Machinery.
- [HTA⁺14] Toshiki Hosoi, Kazuki Takashima, Tomoaki Adachi, Yuichi Itoh, and Yoshifumi Kitamura. A-Blocks: Recognizing and assessing child building processes during play with toy blocks. In *SIGGRAPH Asia 2014 Emerging Technologies*, SA '14, New York, NY, USA, 2014. Association for Computing Machinery.
- [HTNK07] Daisaku Hayashi, Masayuki Takamura, Naoto Nakamura, and Michio Kobayashi. “Silhouette-Box” : An interactive interface for modeling and direct manipulation in mixed reality. In *Proceedings of the First IEEE International Workshop on Digital Game and Intelligent Toy Enhanced Learning*, DIGITEL '07, pp. 33–40, 2007.
- [IS18] Koshi Ikegawa and Buntarou Shizuki. Tesla Blocks: Magnetism-based tangible 3D modeling system using block-shaped objects. In *Proceedings of the 30th Australian Conference on Computer-Human Interaction*, OzCHI '18, pp. 411–415, New York, NY, USA, 2018. Association for Computing.
- [IU97] Hiroshi Ishii and Brygg Ullmer. Tangible Bits: Towards seamless interfaces between people, bits and atoms. In *Proceedings of the 15th Annual ACM Conference on Human Factors in Computing Systems*, CHI '97, pp. 234–241, New York, NY, USA, 1997. Association for Computing Machinery.
- [KOR20] KORG Import Division. LittleBits, 2020. <https://www.littlebits-jp.com/>, (2020 年 12 月 27 日 閱覽) .
- [LCT⁺14] Rong-Hao Liang, Liwei Chan, Hung-Yu Tseng, Han-Chih Kuo, Da-Yuan Huang, De-Nian Yang, and Bing-Yu Chen. GaussBricks: Magnetic building blocks for constructive tangible interactions on portable displays. In *Proceedings of the 32nd Annual ACM Conference on Human Factors in Computing Systems*, CHI '14, pp. 3153–3162, New York, NY, USA, 2014. Association for Computing Machinery.

- [LGKP⁺16] Mathieu Le Goc, Lawrence H. Kim, Ali Parsaei, Jean-Daniel Fekete, Pierre Dragicevic, and Sean Follmer. Zooids: Building blocks for swarm user interfaces. In *Proceedings of the 29th Annual Symposium on User Interface Software and Technology*, UIST '16, pp. 97–109, New York, NY, USA, 2016. Association for Computing Machinery.
- [LRL17] Danny Leen, Raf Ramakers, and Kris Luyten. StrutModeling: A low-fidelity construction kit to iteratively model, test, and adapt 3D objects. In *Proceedings of the 30th Annual ACM Symposium on User Interface Software and Technology*, UIST '17, pp. 471–479, New York, NY, USA, 2017. Association for Computing Machinery.
- [Moj20] Mojang Studios. Minecraft, 2020. <https://www.minecraft.net/ja-jp>, (2020 年 12 月 27 日 閲覧) .
- [MWC⁺12] Andrew Miller, Brandyn White, Emiko Charbonneau, Zach Kanzler, and Joseph J. LaViola Jr. Interactive 3D model acquisition and tracking of building block structures. *IEEE Transactions on Visualization and Computer Graphics*, Vol. 18, No. 4, pp. 651–659, April 2012.
- [NLT⁺20] Ken Nakagaki, Joanne Leong, Jordan L. Tappa, João Wilbert, and Hiroshi Ishii. HERMITS: Dynamically reconfiguring the interactivity of self-propelled TUIs with mechanical shell add-ons. In *Proceedings of the 33rd Annual ACM Symposium on User Interface Software and Technology*, UIST '20, pp. 882–896, New York, NY, USA, 2020. Association for Computing Machinery.
- [Oli64] Bernard M. Oliver. Time domain reflectometry. *Hewlett-Packard Journal*, Vol. 15, No. 6, pp. 1–7, February 1964.
- [PPL⁺20] Florian Perteneder, Kathrin Probst, Joanne Leong, Sebastian Gassler, Christian Rendl, Patrick Parzer, Katharina Fluch, Sophie Gahleitner, Sean Follmer, Hideki Koike, and Michael Haller. Foxels: Build your own smart furniture. In *Proceedings of the Fourteenth International Conference on Tangible, Embedded, and Embodied Interaction*, TEI '20, pp. 111–122, New York, NY, USA, 2020. Association for Computing Machinery.
- [PSS⁺09] Margarita Puentes, Bernd Stelling, Martin Schüßler, Andreas Penirschke, Christian Damm, and Rolf Jakoby. Dual mode sensor for belt conveyor systems based on planar metamaterials. In *Proceedings of the 8th Annual IEEE Conference on Sensors*, pp. 487–491, 2009.
- [RGR13] John W. Romanishin, Kyle Gilpin, and Daniela Rus. M-blocks: Momentum-driven, magnetic modular robots. In *Proceedings of 2013 IEEE/RSJ International Conference on Intelligent Robots and Systems*, pp. 4288–4295, 2013.

- [RPI04] Hayes Solos Raffle, Amanda J. Parkes, and Hiroshi Ishii. Topobo: A constructive assembly system with kinetic memory. In *Proceedings of the SIGCHI Conference on Human Factors in Computing Systems*, CHI '04, pp. 647–654, New York, NY, USA, 2004. Association for Computing Machinery.
- [RSK⁺20] Georg Regal, David Sellitsch, Simone Kriglstein, Simon Kollienz, and Manfred Tschelligi. Be Active! participatory design of accessible movement-based games. In *Proceedings of the Fourteenth International Conference on Tangible, Embedded, and Embodied Interaction*, TEI '20, pp. 179–192, New York, NY, USA, 2020. Association for Computing Machinery.
- [Sab20] Alpay Sabuncuoglu. Tangible music programming blocks for visually impaired children. In *Proceedings of the Fourteenth International Conference on Tangible, Embedded, and Embodied Interaction*, TEI '20, pp. 423–429, New York, NY, USA, 2020. Association for Computing Machinery.
- [See20] Seeed Technology Co.,Ltd. Grove System, 2020. https://wiki.seeedstudio.com/Grove_System/, (2020 年 12 月 27 日閲覧) .
- [SJC19] Jinwon Son, Hoik Jang, and Young Wook Choi. Tangible interface for shape modeling by block assembly of wirelessly connected blocks. *Journal of Computational Design and Engineering*, Vol. 6, pp. 542–550, October 2019.
- [SKGY18] Ryo Suzuki, Jun Kato, Mark D. Gross, and Tom Yeh. Reactile: Programming swarm user interfaces through direct physical manipulation. In *Proceedings of the 2018 CHI Conference on Human Factors in Computing Systems*, CHI '18, pp. 1–13, New York, NY, USA, 2018. Association for Computing Machinery.
- [Suz20] Ryo Suzuki. *Dynamic Shape Construction and Transformation with Collective Elements*. PhD thesis, University of Colorado Boulder, 2020.
- [SWL⁺15] Philipp Schoessler, Daniel Windham, Daniel Leithinger, Sean Follmer, and Hiroshi Ishii. Kinetic Blocks: Actuated constructive assembly for interaction and display. In *Proceedings of the 28th Annual ACM Symposium on User Interface Software & Technology*, UIST '15, pp. 341–349, New York, NY, USA, 2015. Association for Computing Machinery.
- [SYL⁺18] Ryo Suzuki, Junichi Yamaoka, Daniel Leithinger, Tom Yeh, Mark D. Gross, Yoshihiro Kawahara, and Yasuaki Kakehi. Dynablock: Dynamic 3D printing for instant and reconstructable shape formation. In *Proceedings of the 31st Annual ACM Symposium on User Interface Software and Technology*, UIST '18, pp. 99–111, New York, NY, USA, 2018. Association for Computing Machinery.

- [The20a] The LEGO Group. LEGO®, 2020. <https://www.lego.com/ja-jp>, (2020 年 12 月 27 日 閲覧) .
- [The20b] The LEGO Group. LEGO® MINDSTORM®, 2020. <https://www.lego.com/ja-jp/themes/mindstorms/about>, (2020 年 12 月 27 日 閲覧) .
- [The20c] The LEGO Group. LEGO® Serious Play®, 2020. <https://www.lego.com/en-us/seriousplay>, (2020 年 12 月 27 日 閲覧) .
- [The20d] The LEGO Group. LEGO® アート, 2020. <https://www.lego.com/ja-jp/themes/art/about>, (2020 年 12 月 27 日 閲覧) .
- [The20e] The LEGO Group. レゴライフアプリ, 2020. <https://www.lego.com/ja-jp/life/app>, (2020 年 12 月 27 日 閲覧) .
- [UI00] Brygg Ullmer and Hiroshi Ishii. Emerging frameworks for tangible user interfaces. *IBM Systems Journal*, Vol. 39, No. 3-4, pp. 915–931, July 2000.
- [VCS⁺18] Nicolas Villar, Daniel Cletheroe, Greg Saul, Christian Holz, Tim Regan, Oscar Salandin, Misha Sra, Hui-Shyong Yeo, William Field, and Haiyan Zhang. Project Zanzibar: A portable and flexible tangible interaction platform. In *Proceedings of the 2018 CHI Conference on Human Factors in Computing Systems*, CHI '18, pp. 1–13, New York, NY, USA, 2018. Association for Computing Machinery.
- [WB11] Raphael Wimmer and Patrick Baudisch. Modular and deformable touch-sensitive surfaces based on time domain reflectometry. In *Proceedings of the 24th Annual ACM Symposium on User Interface Software and Technology*, UIST '11, pp. 517–526, New York, NY, USA, 2011. Association for Computing Machinery.
- [WBA16] Jeppe U. Walther, J. Andreas Bærentzen, and Henrik Aanæs. Tangible 3D modeling of coherent and themed structures. *Computers & Graphics*, Vol. 58, pp. 53–65, 2016. Shape Modeling International 2016.
- [WIA⁺04] Ryoichi Watanabe, Yuichi Itoh, Masatsugu Asai, Yoshifumi Kitamura, Fumio Kishino, and Hideo Kikuchi. The Soul of ActiveCube: Implementing a flexible, multimodal, three-dimensional spatial tangible interface. *Comput. Entertain.*, Vol. 2, No. 4, p. 15, October 2004.
- [WLL⁺18] Meng Wang, Kehua Lei, Zhichun Li, Haipeng Mi, and Yingqing Xu. TwistBlocks: Pluggable and twistable modular TUI for armature interaction in 3D design. In *Proceedings of the 20th International Conference on Tangible, Embedded, and Embodied Interaction*, TEI '18, pp. 19–26, New York, NY, USA, 2018. Association for Computing Machinery.

- [WZC13] Danli Wang, Yang Zhang, and Shengyong Chen. E-Block: A tangible programming tool with graphical blocks. *Mathematical Problems in Engineering*, Vol. 2013, pp. 1–10, February 2013.
- [ZKW⁺17] Yiwei Zhao, Lawrence H. Kim, Ye Wang, Mathieu Le Goc, and Sean Follmer. Robotic assembly of haptic proxy objects for tangible interaction and virtual reality. In *Proceedings of the 2017 ACM International Conference on Interactive Surfaces and Spaces, ISS '17*, pp. 82–91, New York, NY, USA, 2017. Association for Computing Machinery.
- [アー 20] アールエスコンポーネンツ株式会社. RS コンポーネンツ | 電子部品・半導体の通販, 2020. <https://jp.rs-online.com/web/>, (2020 年 9 月 29 日 閲覧) .
- [コー 20] コーデンシ株式会社. LED BLOCK, 2020. <http://www.kodenshi.co.jp/news/2011/10/led-block.html>, (2020 年 12 月 04 日 閲覧) .
- [ソニ 20] ソニービジネスソリューション株式会社. MESH, 2020. <https://meshprj.com/jp/feature/index.html>, (2020 年 12 月 27 日 閲覧) .
- [株式 20a] 株式会社アーテック. アーテックロボ, 2020. <https://www.artec-kk.co.jp/artecrobo/ja/> (2020 年 12 月 27 日 閲覧) .
- [株式 20b] 株式会社ソニー・グローバルエデュケーション. KOOV, 2020. <https://www.koov.io/>, (2020 年 12 月 27 日 閲覧) .
- [吉田 17] 吉田有花, 鶴田真也, 池川航史, 阿部哲也, 志築文太郎, 田中二郎. 静電容量に基づくブロックシステム. *コンピュータ ソフトウェア*, Vol. 34, No. 2, pp. 93–101, 5 月 2017.
- [宮田 13] 宮田まり子. 積み木研究における展望と課題. *東京大学大学院教育学研究科紀要*, Vol. 53, pp. 225–232, 2013.
- [増井 13] 増井俊之. Episopass: エピソード記憶にもとづくパスワード管理. 第 21 回インタラクティブシステムとソフトウェアに関するワークショップ論文集, pp. 109–114. 日本ソフトウェア科学会, 2013.
- [電子 20] 電子ブロック機器製造株式会社. 電子ブロック, 2020. <https://www.denshiblock.co.jp/>, (2020 年 12 月 27 日 閲覧) .

著者論文リスト

本論文に関する論文および発表

- 査読あり国内会議論文

1. 齋藤圭汰, 清佑輔, 志築文太郎. Dial-B-Locks: ダイヤル付きブロックに基づく長さの変えられる入力インタフェース. 第25回一般社団法人情報処理学会シンポジウム インタラクション 2021 論文集, 2 pages, 情報処理学会, 2021 年 3 月. (発表予定)
2. 齋藤圭汰, 志築文太郎, 川口一画, 高橋伸. モジュラー型パルス遅延回路に基づく 3D モデリングのためのインタラクティブブロック. 第28回インタラクティブシステムとソフトウェアに関するワークショップ論文集, pp.61-66, 日本ソフトウェア科学会, 2020 年 12 月.

- 査読なし国内会議論文

1. 齋藤圭汰, 志築文太郎, 川口一画, 高橋伸. 3D モデリングのための TDR に基づくブロック構造識別システムの検討. 情報処理学会研究報告, Vol.2020-HCI-188 No.12, 7 pages, 情報処理学会, 2020 年 6 月.

その他の論文および特許

- 査読あり国際会議論文

1. Keita Saito, Takuto Nakamura, Kazushi Kamezawa, Ryo Ikeda, Yuki Hashimoto, and Buntarou Shizuki. Japanese Patterns as NFC Antennas for Interactive Urushi-ware. In Proceedings of the Fourteenth International Conference on Tangible, Embedded, and Embodied Interaction (TEI 2020), Sydney, NSW, Australia, February 2020, pp. 443-451, ACM.
2. Keita Saito, Toshiyuki Ando, Hirobumi Tomita and Buntarou Shizuki. Stacked-Block Distinction System Based on Resistance Measurement. In Proceedings of the 2019 ACM CHI symposia on ASIAN CHI SYMPOSIUM: EMERGING HCI RESEARCH COLLECTION (Asian CHI Symposium 2019), Glasgow, UK, May 2019, 7 pages, ACM.
3. Takuto Nakamura, Koshi Ikegawa, Shogo Tsuchikiri, Keita Saito, Kazushi Kamezawa, Yuki Hashimoto, and Buntarou Shizuki. Touch Interface Design System in Multilayered Urushi Circuit. In Proceedings of the 2019 ACM CHI symposia on ASIAN CHI SYMPOSIUM: EMERGING HCI RESEARCH COLLECTION (Asian CHI Symposium 2019), Glasgow, UK, May 2019, 7 pages, ACM.

- 査読なし国内会議論文

1. 鈴木翔大, 齋藤圭汰, 志築文太郎. VR 空間における 3 次元同期動作を用いた物体選択手法. 情報処理学会研究報告, Vol.2019-HCI-185 No.28, 8 pages, 情報処理学会, 2019 年 12 月.
2. 齋藤圭汰, 富田洋文, 安藤宗孝, 志築文太郎, 高橋伸. 抵抗測定に基づき種類識別を行うブロックシステムの検討. 情報処理学会研究報告, Vol.2019-HCI-181 No.19, 7 pages, 情報処理学会, 2019 年 1 月.

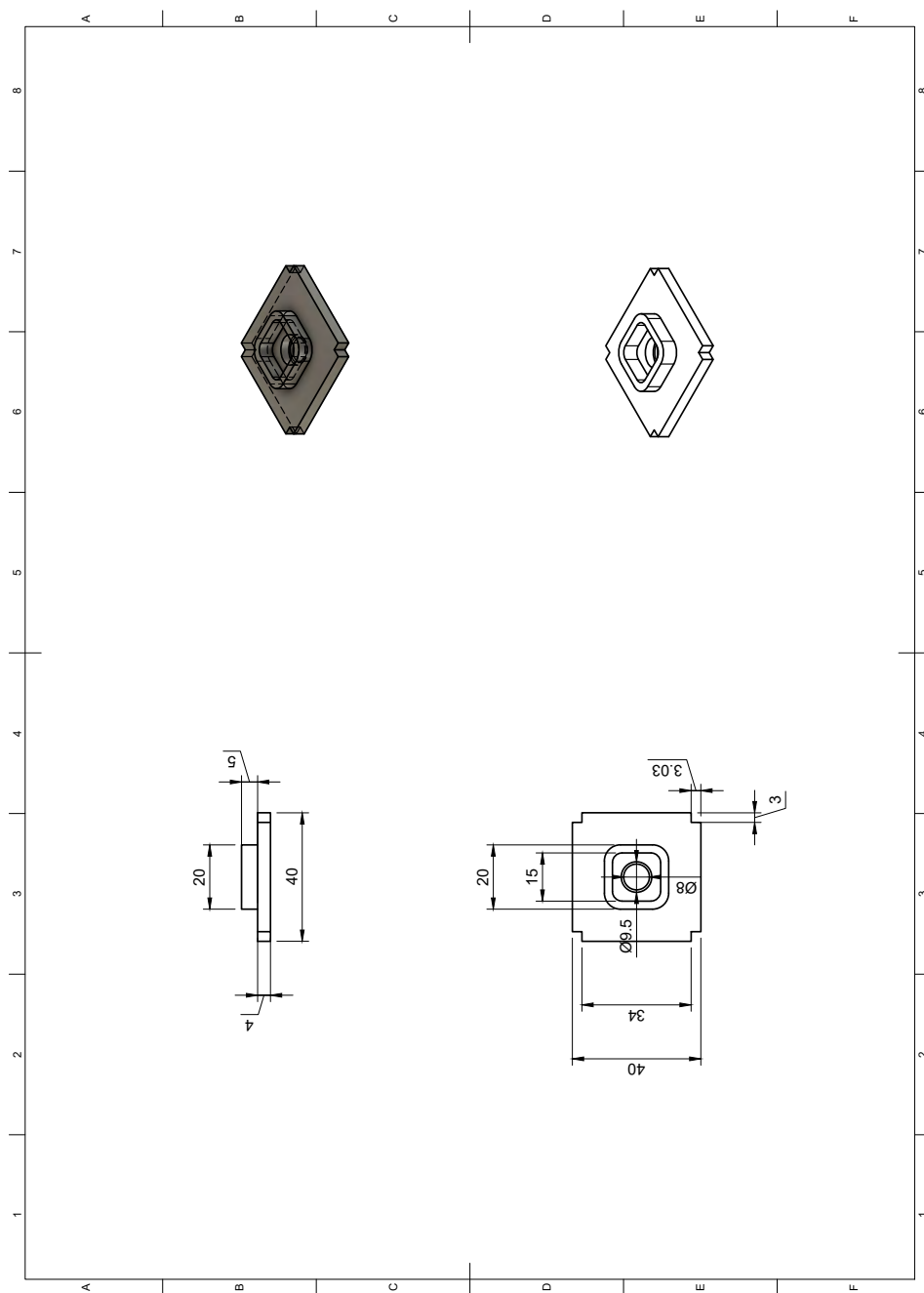
- 出願済み特許

1. 齋藤圭汰, 志築文太郎. 識別システム. 特願 2020-203598. 2020 年 12 月 8 日.

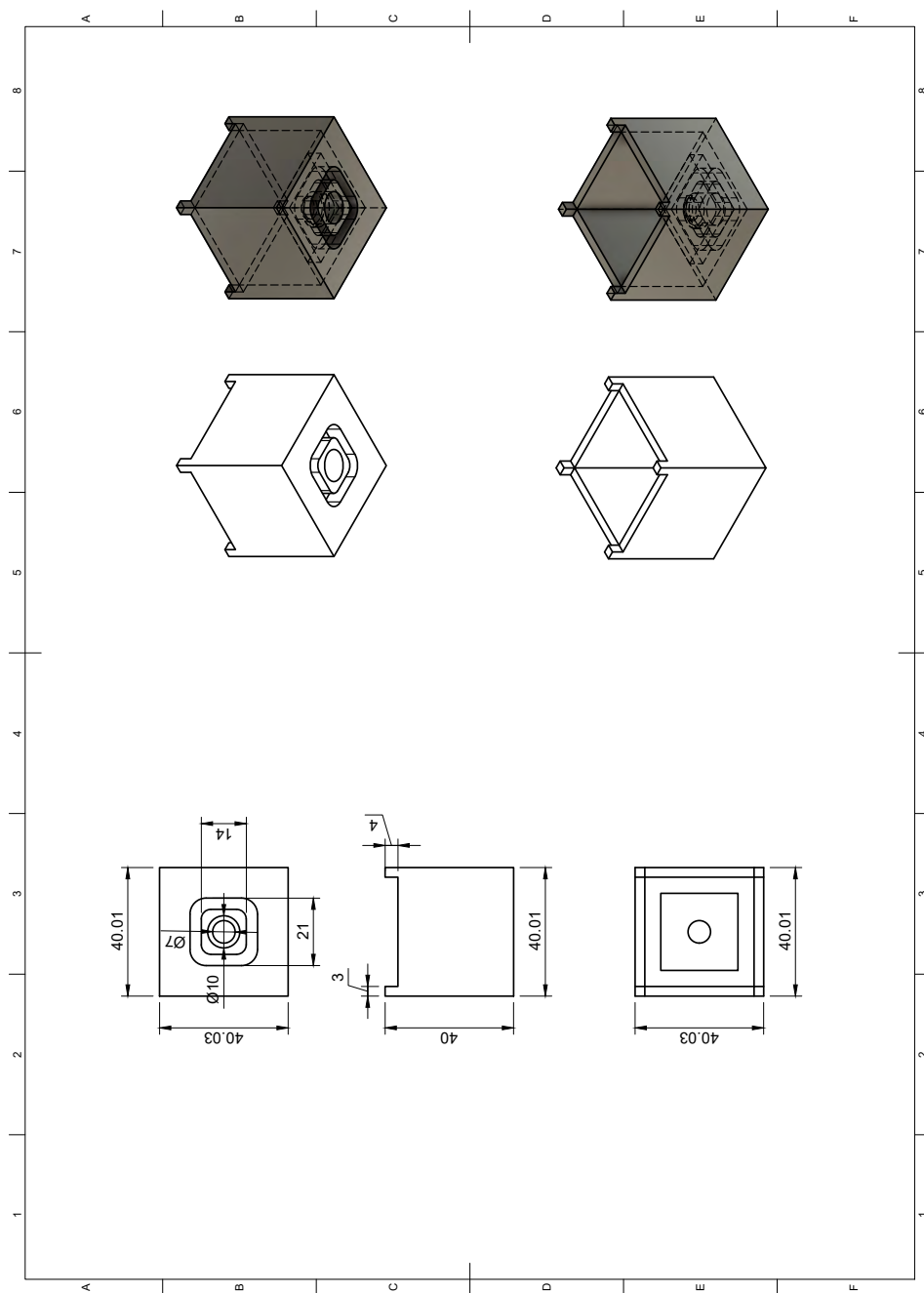
付 録 A アクティブパルス遅延回路を内蔵する 筐体の設計図

本付録において、第 7 章に示したアクティブパルス遅延回路を内蔵する筐体を構成する、筐体上部および筐体下部の三面図を示す。

A.1 アクティブパルス遅延回路を内蔵する筐体上部



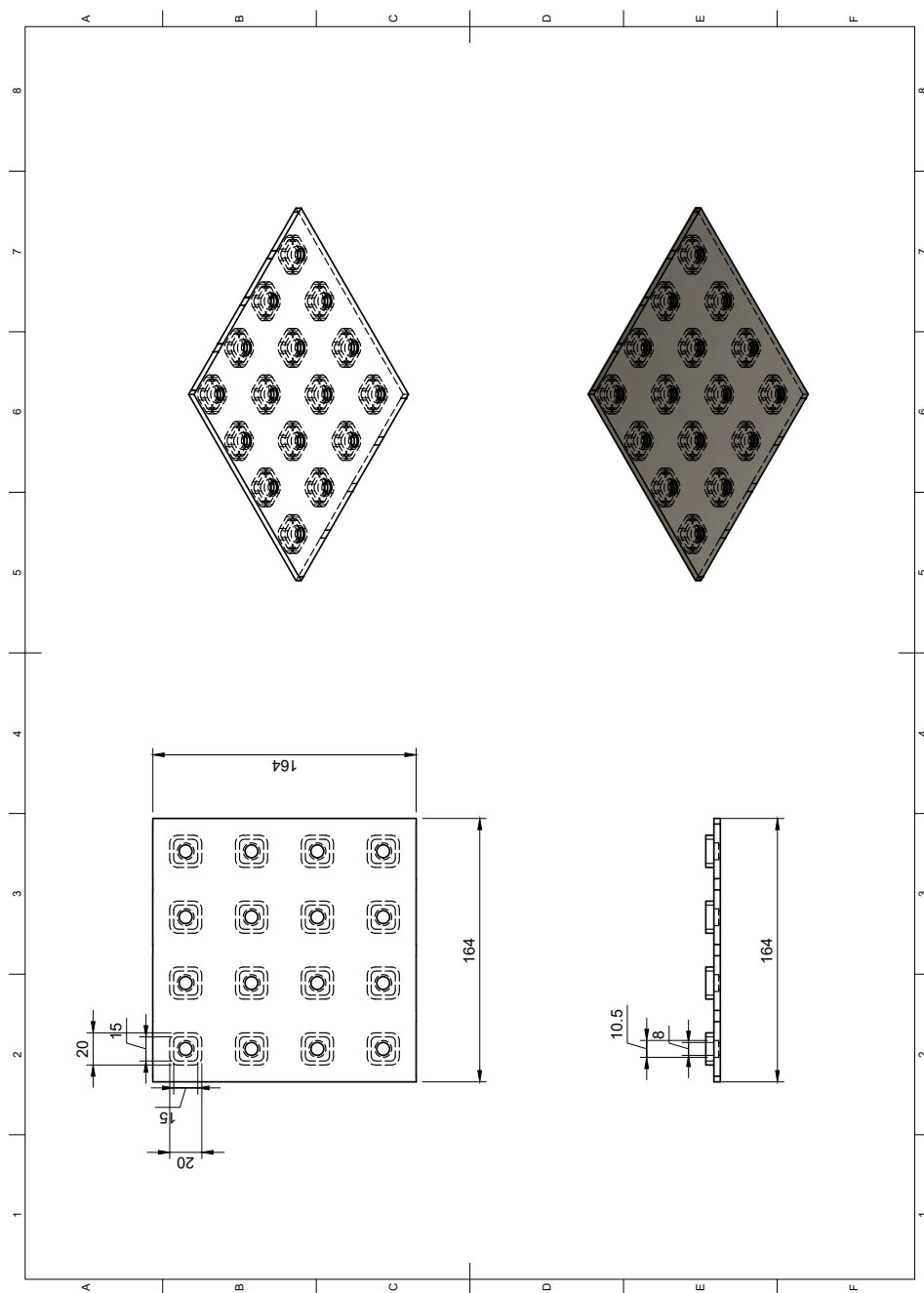
A.2 アクティブパルス遅延回路を内蔵する筐体下部



付 録 **B** 測定ハードウェアを内蔵する筐体の設計図

本付録において、第 7 章に示した測定ハードウェアを内蔵する筐体を構成する、筐体上部および筐体下部の三面図を示す。

B.1 測定ハードウェアを内蔵する筐体上部



B.2 測定ハードウェアを内蔵する筐体下部

